

# **РИСУНКИ К ЛЕКЦИЯМ**

**«Интегрированные информационно-управляющие системы»**

**для специальности**

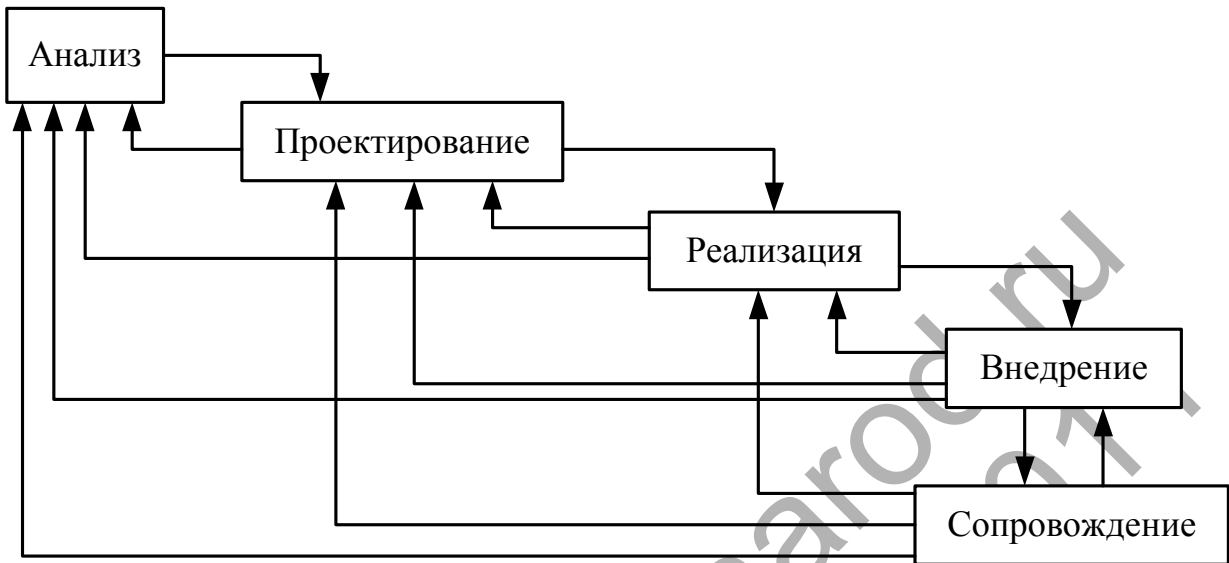
**230101**

**Вычислительные машины, комплексы, системы и сети**

**Кардаш Д. И.**

**Уфа - 2011**

**Рис. 1. Модель последовательного жизненного цикла. Цикл Бозма.**



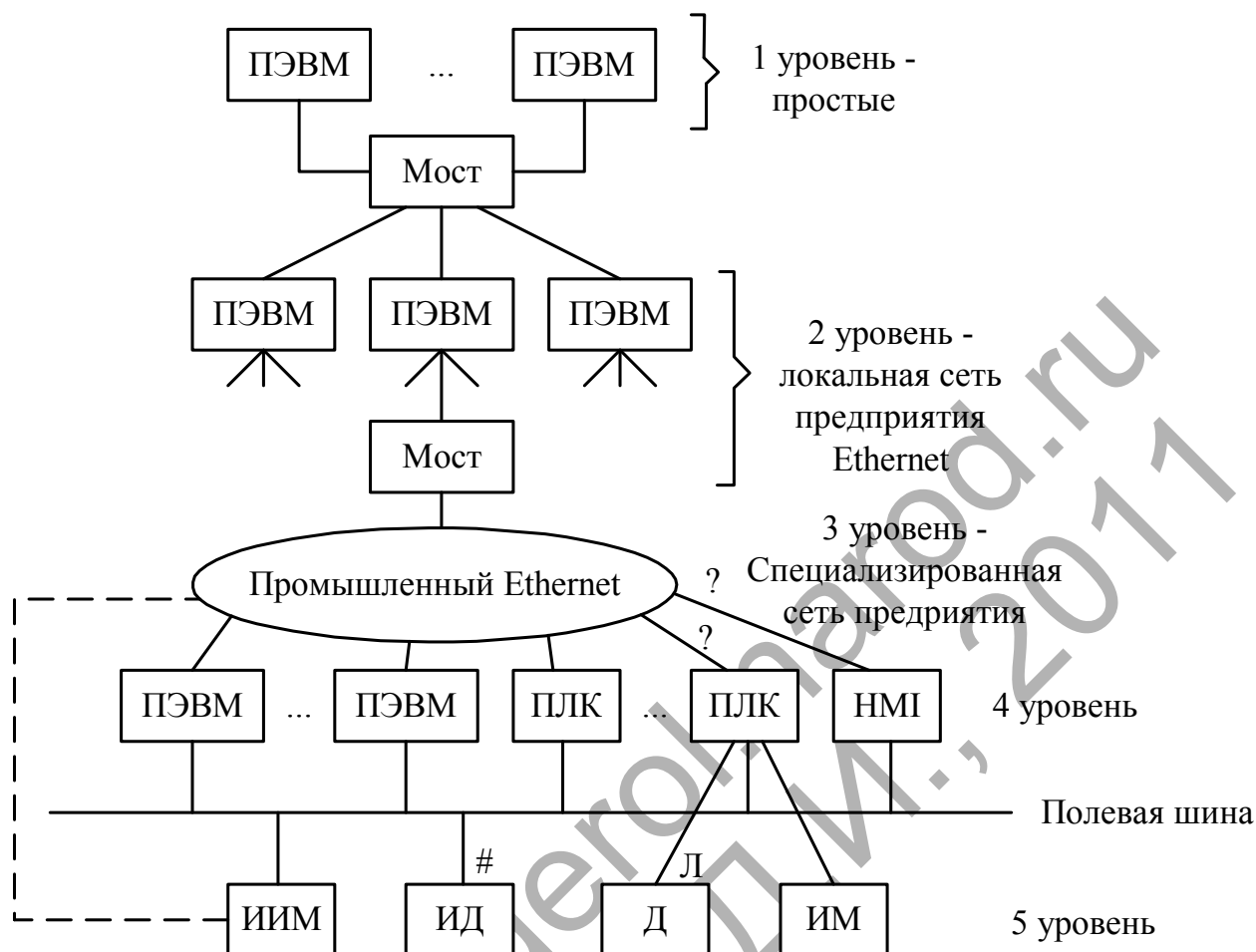
**Рис. 2. Спиральная модель жизненного цикла**



**Рис. 3. Иерархия уровней управления**



**Рис. 4. Иерархия ИУС**



ПЭВМ – персональные ЭВМ; ПЛК – программируемый логический контроллер;

НМИ – человеко-машинный интерфейс; ? – эти линии реализуются не всегда;

ИМ – исполнительные механизмы; # – цифровая информация; Л – аналоговая информация;

ИД – интеллектуальный датчик.

Рис. 5. Реализация несимметричной цепи

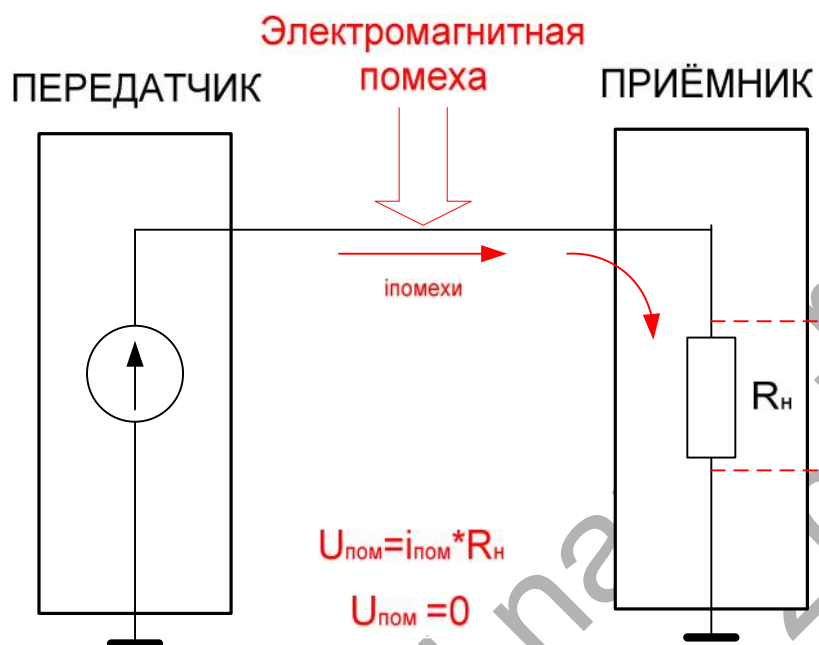


Рис. 6. Реализация симметричной цепи

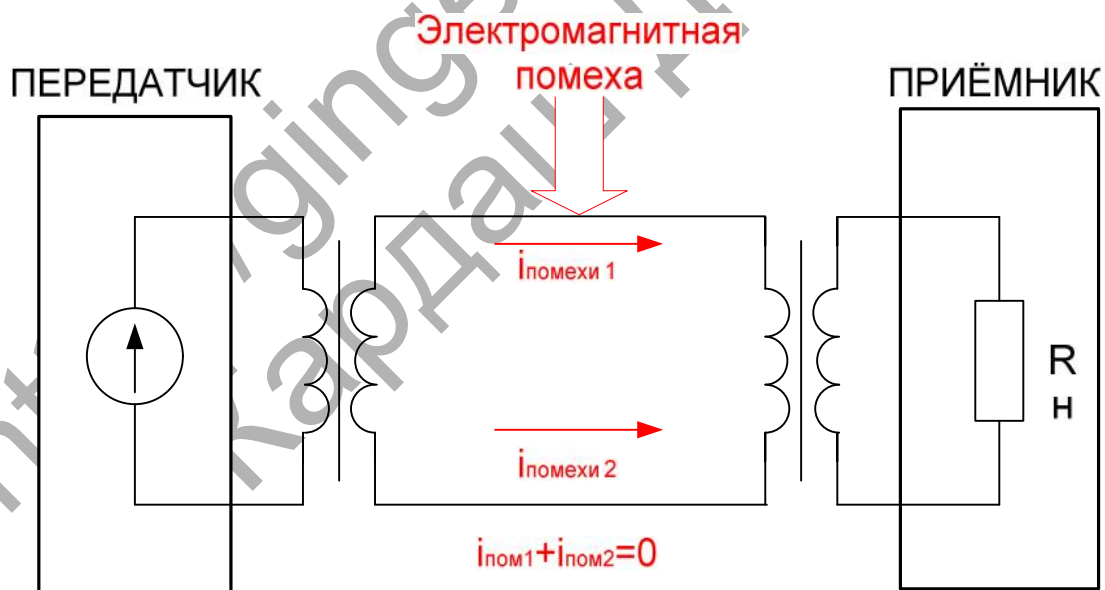
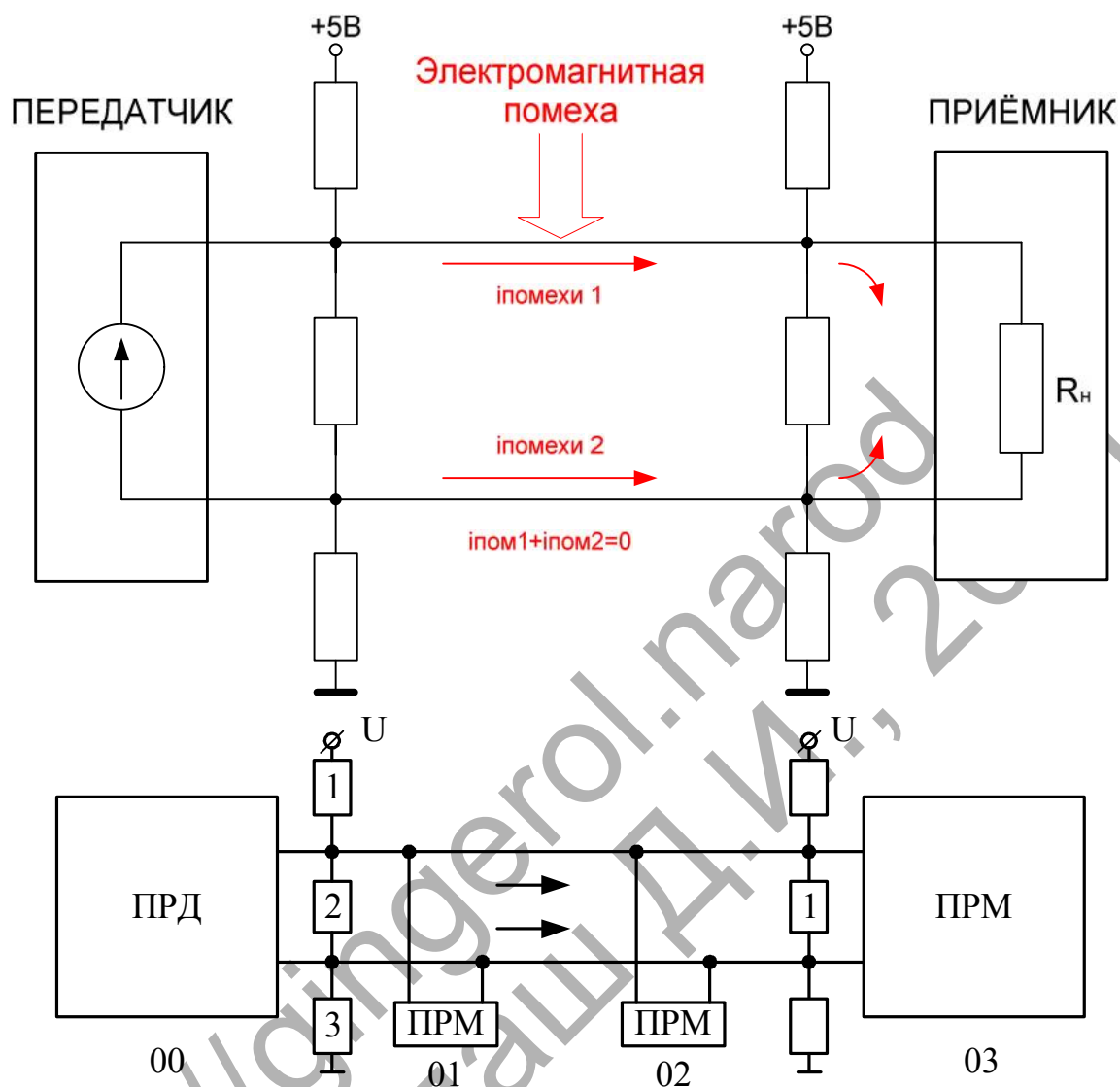
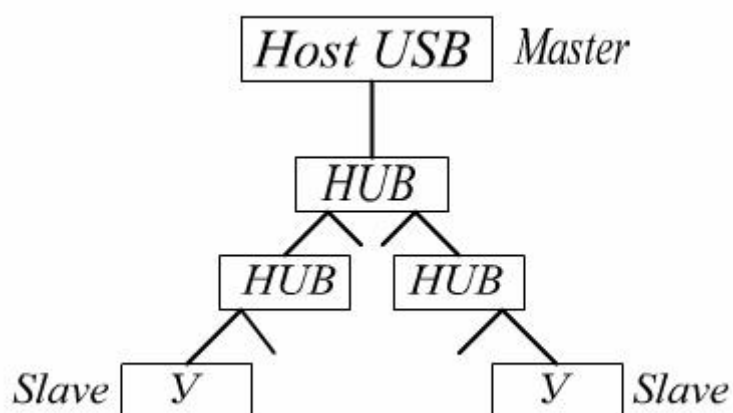


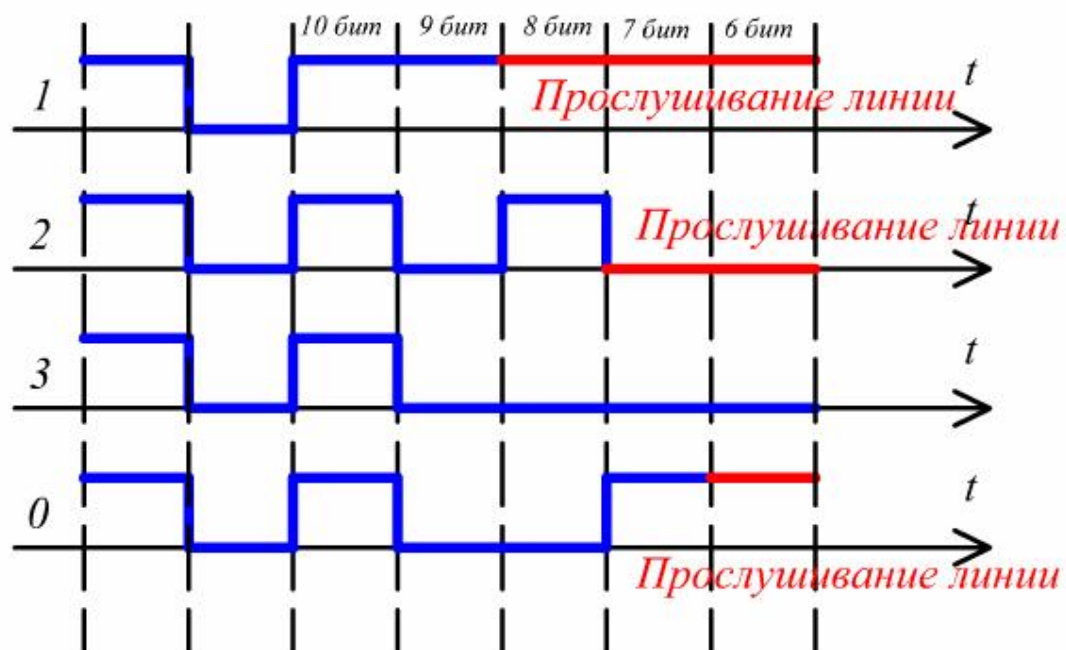
Рис. 7. Реализация симметричных линий связи в RS-485.



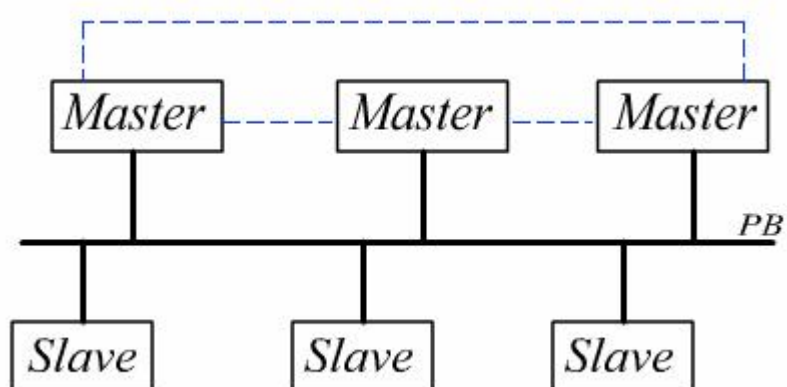
### Рис. 8. Логическая реализация USB



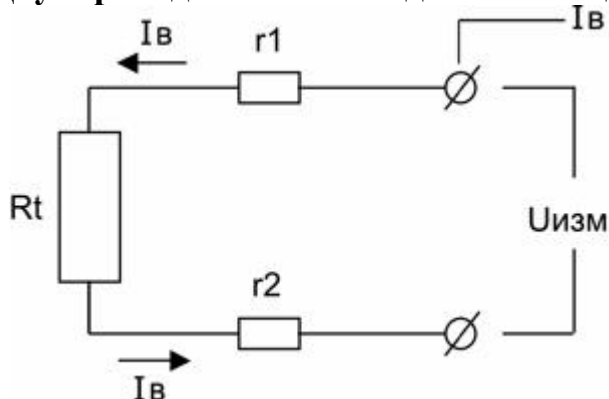
**Рис. 9. Механизм неразрушающего арбитража**



**Рис. 10. Механизм передачи маркера в РВ**

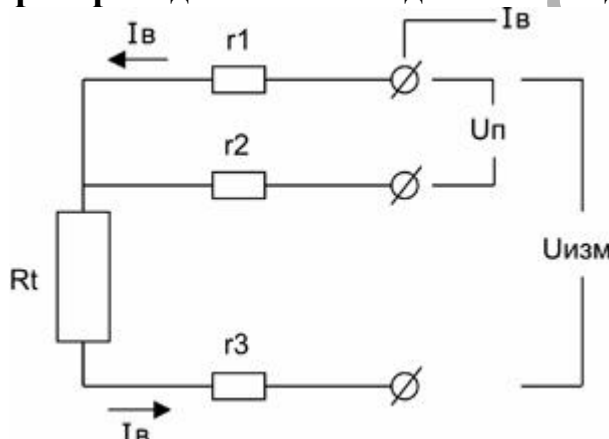


**Рис. 11. Двухпроводная схема подключения датчиков**



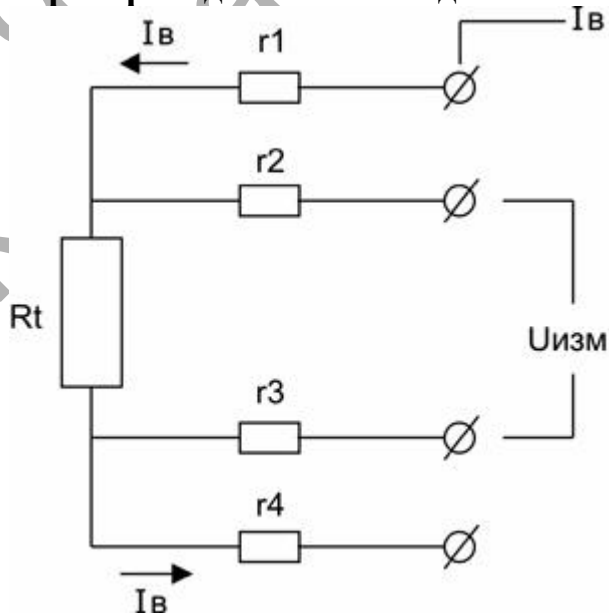
$$U_t = U_{изм} - U_{r1} - U_{r2}$$

**Рис. 12. Трехпроводная схема подключения датчиков**



$$U_t = U_{изм} - U_{r1} - U_{r2} \quad U_{изм} - 2U_{п}$$

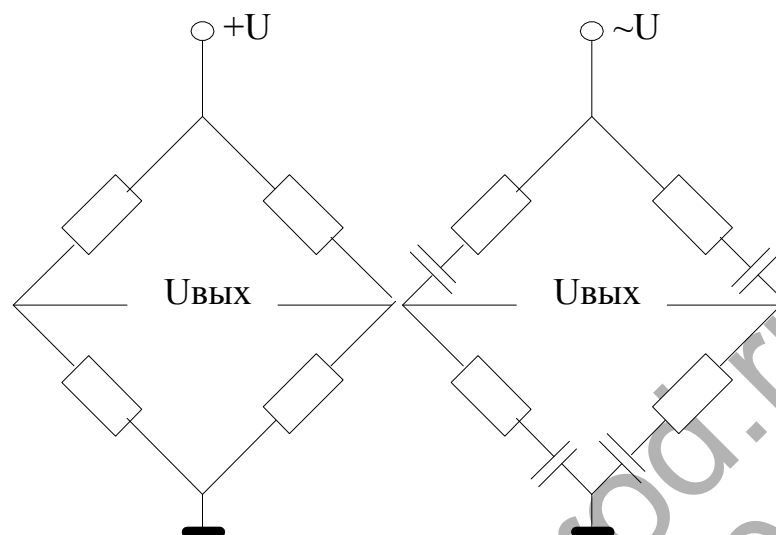
**Рис. 13. Четырехпроводная схема подключения датчиков**



$$U_t = U_{изм}$$

По материалам: <http://www.npfreom.ru/stati/0/121>

**Рис. 14. Активная и реактивная мостовые схемы**



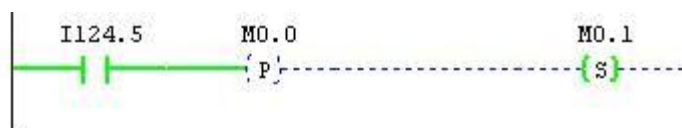
**Рис. 15. Свойства различных способов подключения датчиков**

Схема подключения	Дополнительная погрешность	Примечание
Двухпроводная	$(r_1+r_2)/R_t$	
Трехпроводная	$\Delta r/R_t$	$\Delta r$ - разность сопротивлений соединительных проводов
Четырехпроводная	$(r_2+r_3)/R_{вх}$	$R_{вх}$ - входное сопротивление вольтметра

По материалам: <http://www.npfreom.ru/stati/0/121>

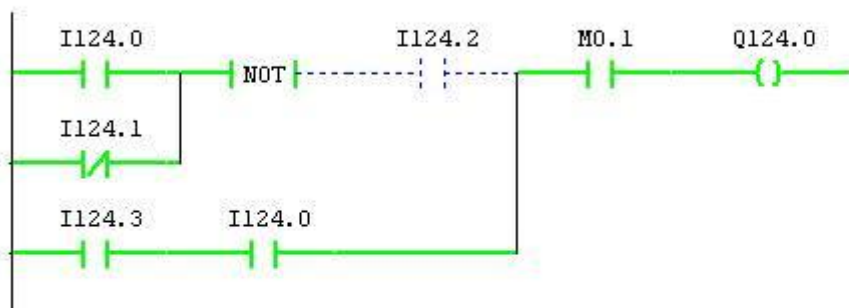


**Рис. 16. Программа логических функций в контрактном плане**



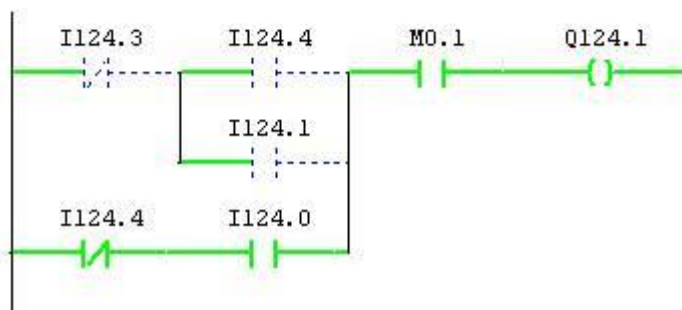
**Network 2 :** Установка первого управляющего воздействия

Comment:



**Network 3 :** Установка второго управляющего воздействия

Comment:



<http://www.kardashev.ru>  
© Кардасhev

Рис. 17. Программа мультивибратора в контрактном плане

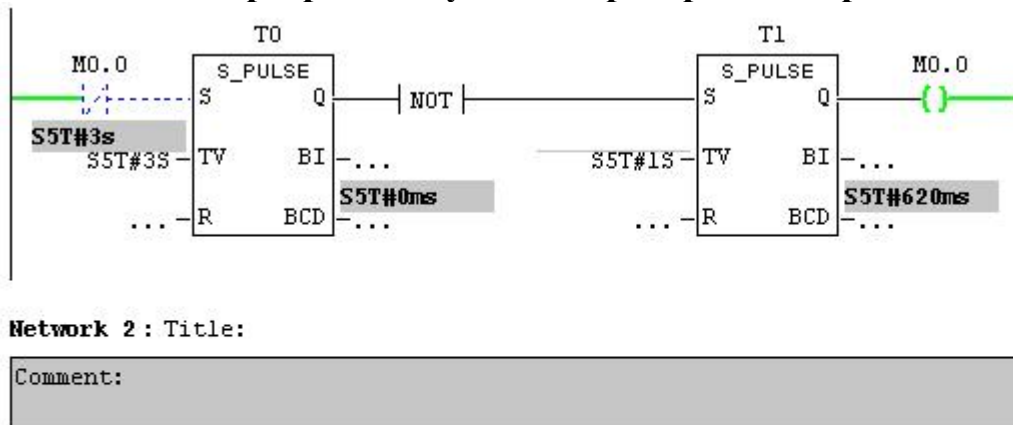


Рис. 18. Пример сети Петри

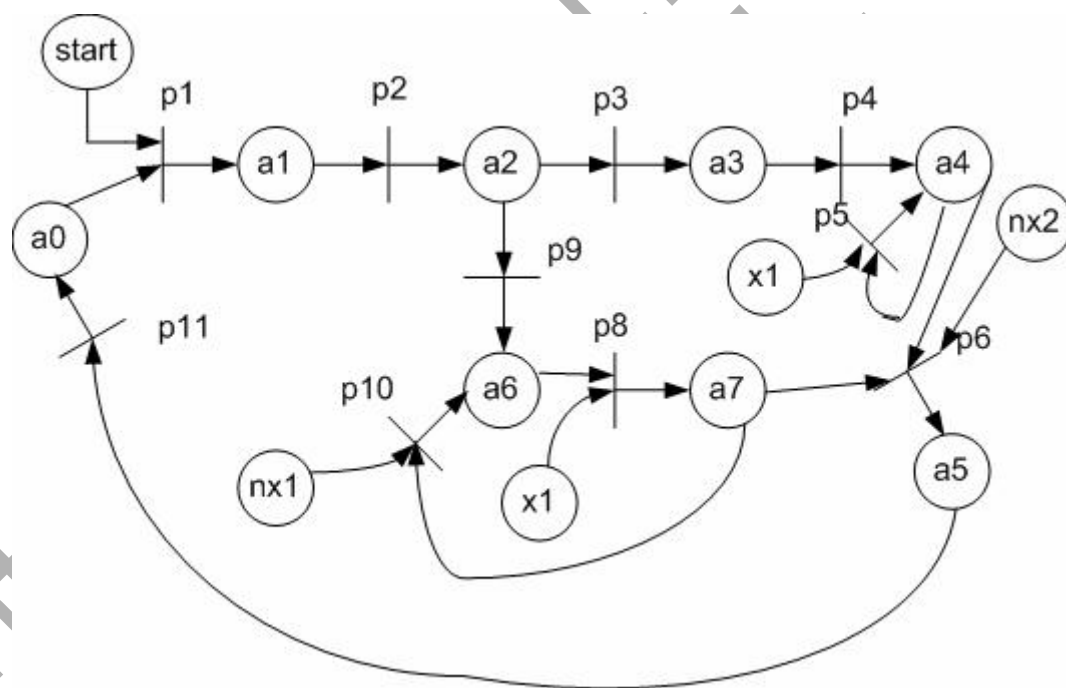
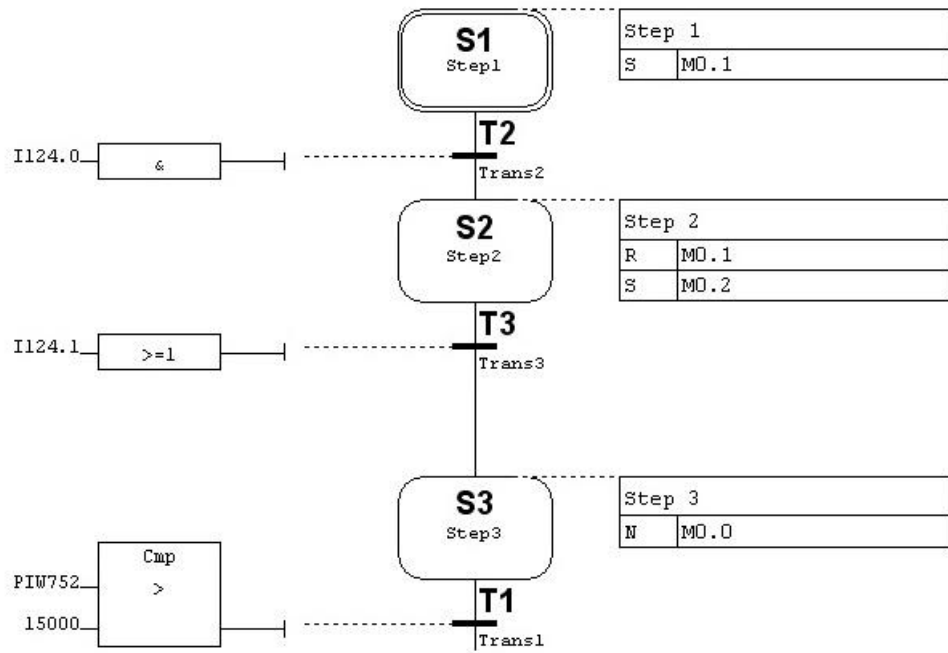
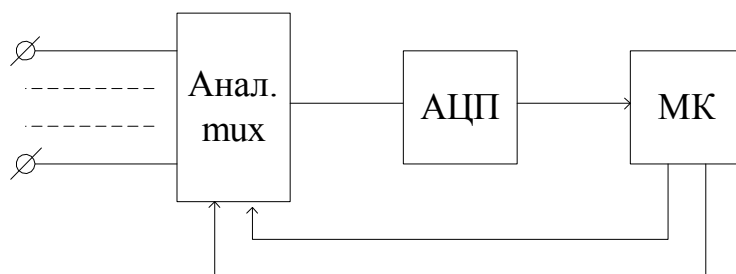


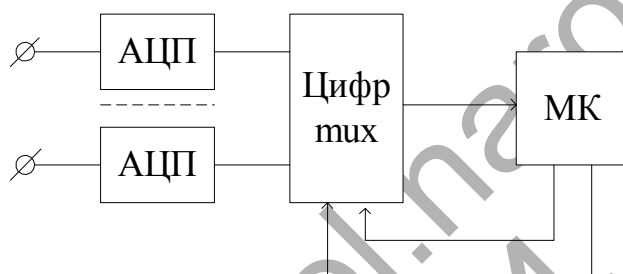
Рис. 19. Программа на языке Graph



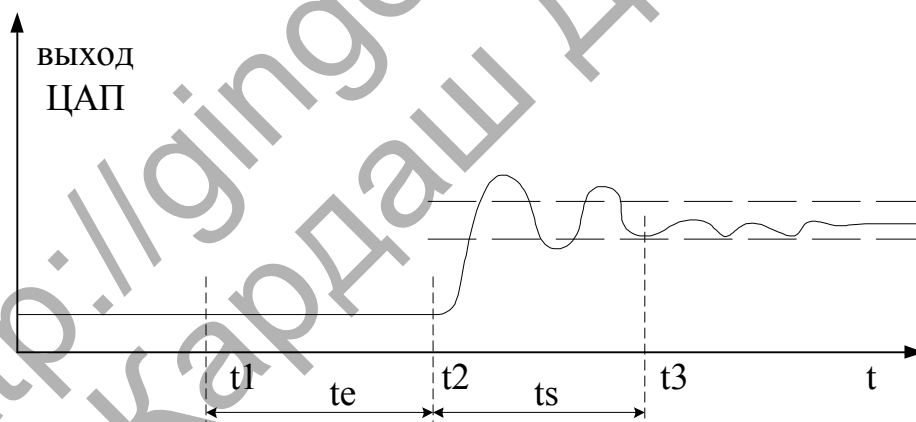
**Рис. 20. Использование аналогового мультиплексора системы обработки данных**



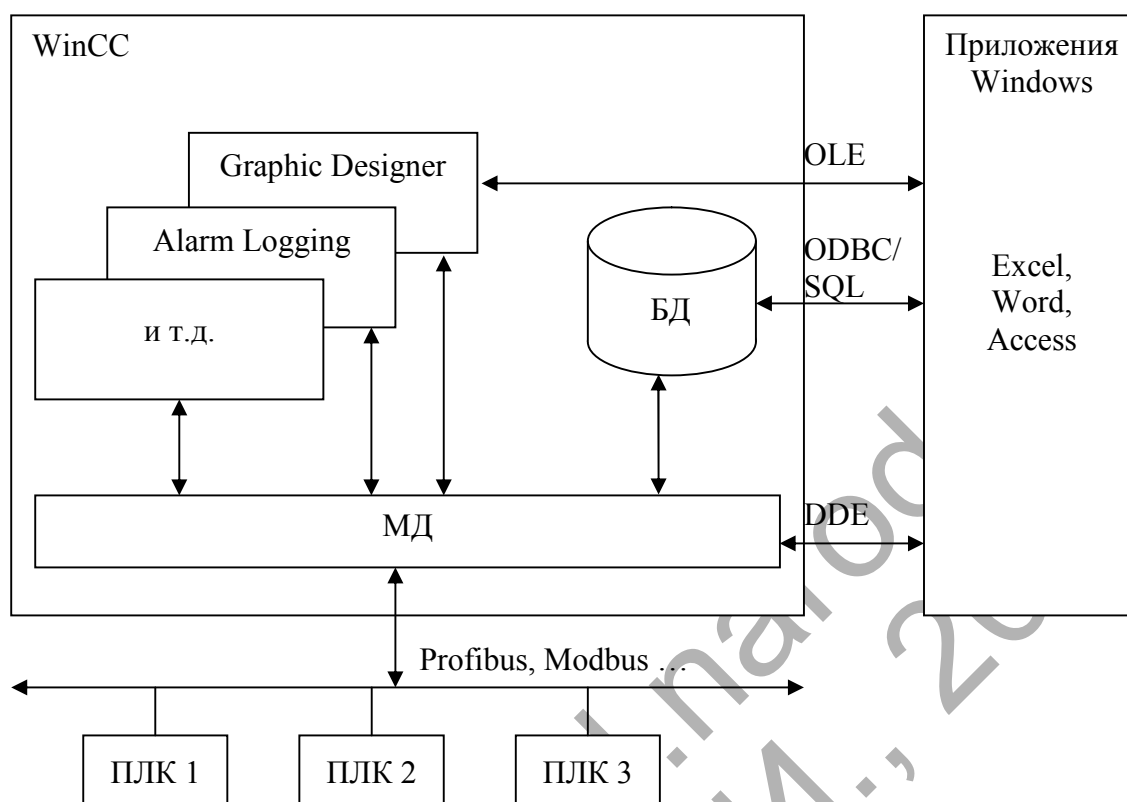
**Рис. 21. Использование цифрового мультиплексора системы обработки данных**



**Рис. 22. Переходной процесс установления выходного значения**



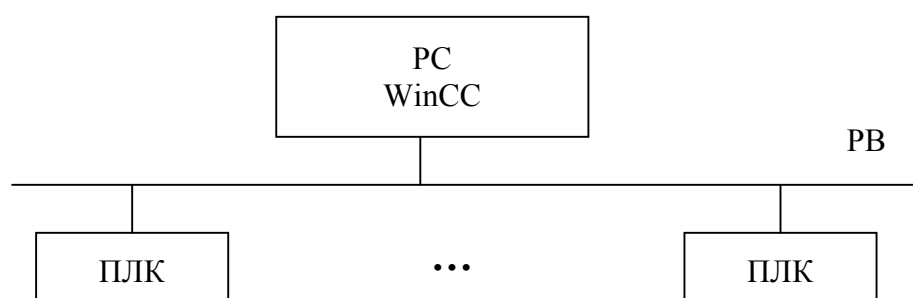
**Рис. 23. Структура SCADA-системы (на примере WinCC)**



*Рис. 5.9.*

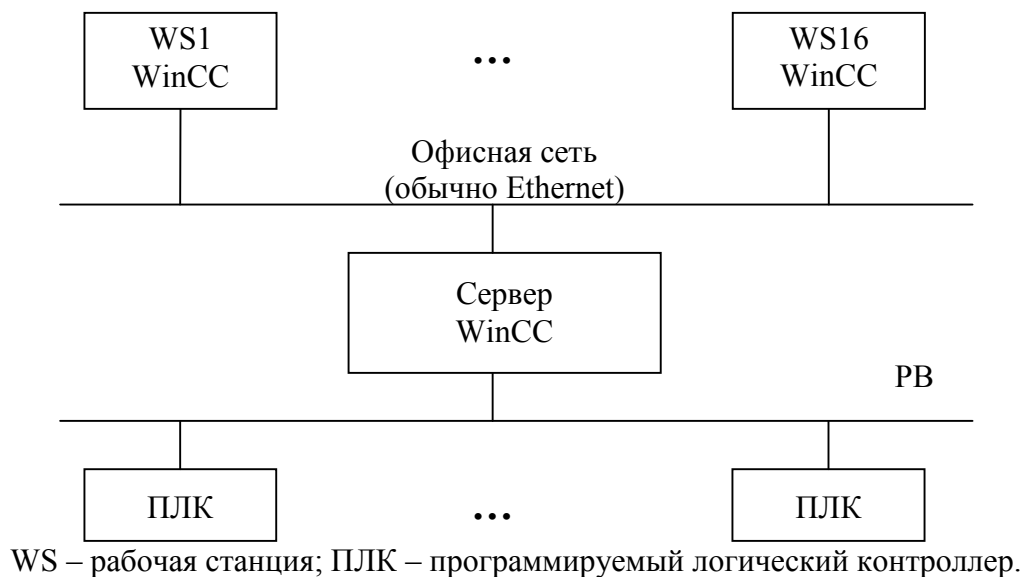
ПЛК – программируемый логический контроллер; БД – база данных;  
МД – менеджер данных.

**Рис. 24. Однопользовательский вариант использования WinCC**



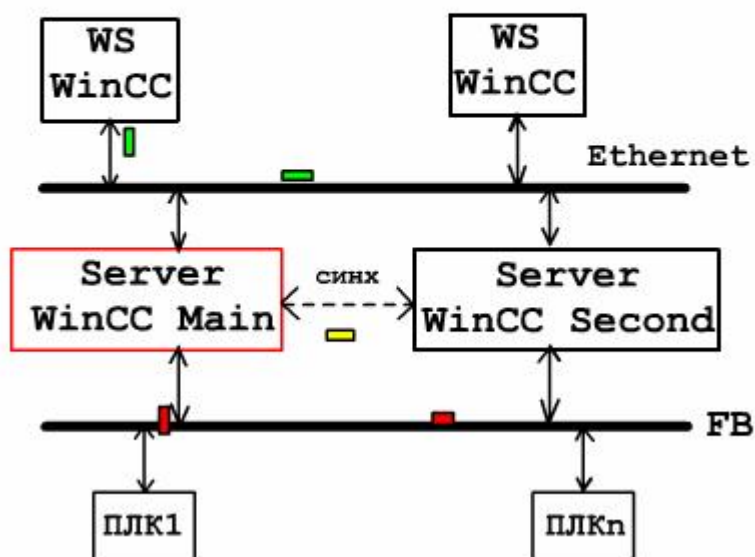
PC – персональный компьютер; PB – интерфейс Profibus;  
ПЛК – программируемый логический контроллер.

**Рис. 25. Клиент-серверный вариант использования WinCC**



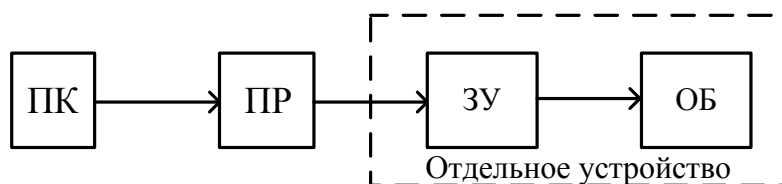
**Рис. 26. Горячее резервирование сервера WinCC**

- - данные от ПЛК
- - команды управления
- - информация о параметрах ТП

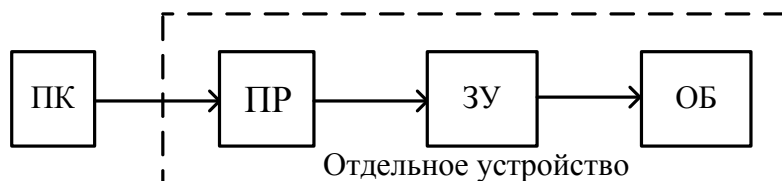


WS – рабочая станция; Serv main – основной сервер;  
 Serv second – резервный сервер;  
 FB – полевая шина.

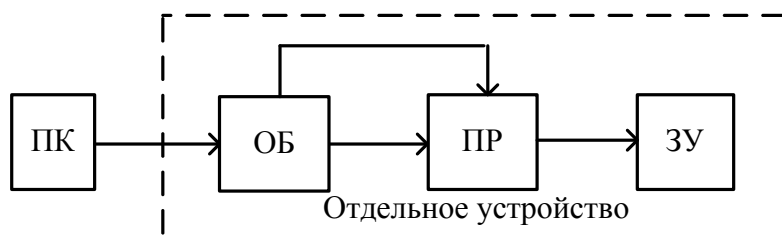
**Рис. 27. Место программатора при построении систем управления**



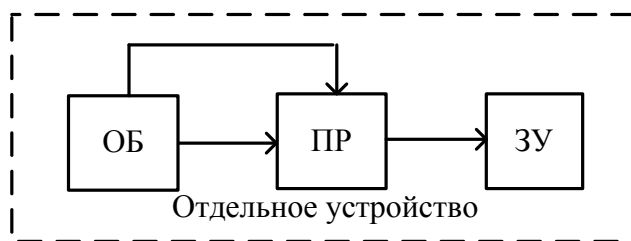
Внутрисхемное программирование



Внутрисистемное программирование



Активное программирование



Адаптивная система

Рис. 28. Программируемая логическая матрица «И-ИЛИ».

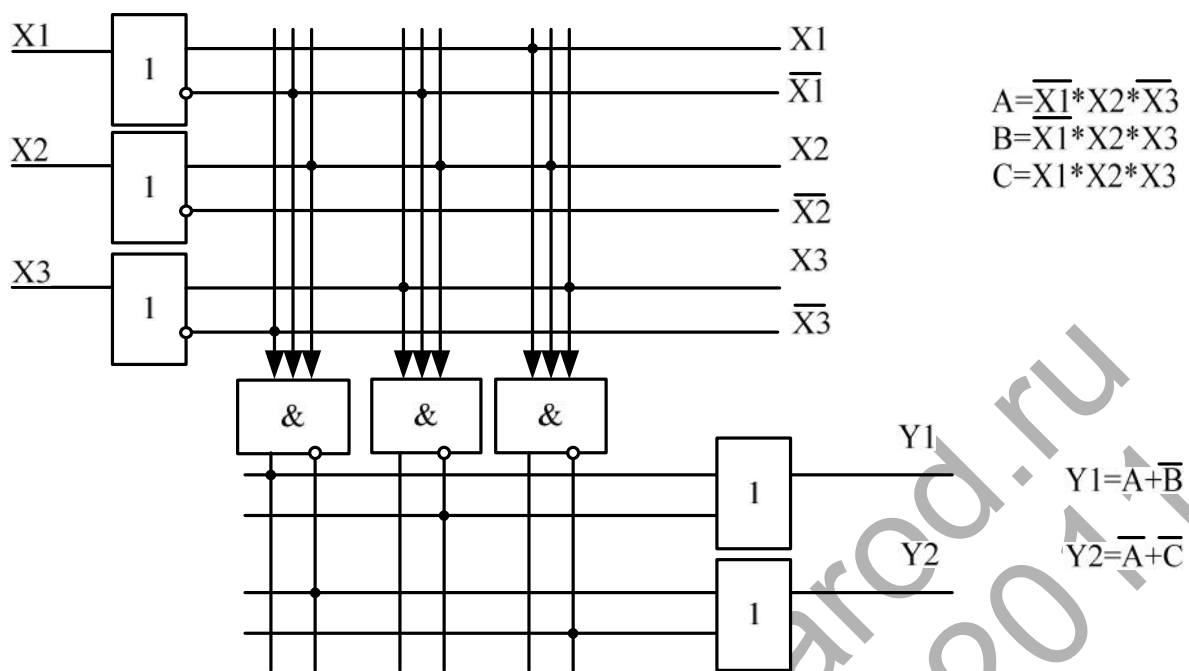
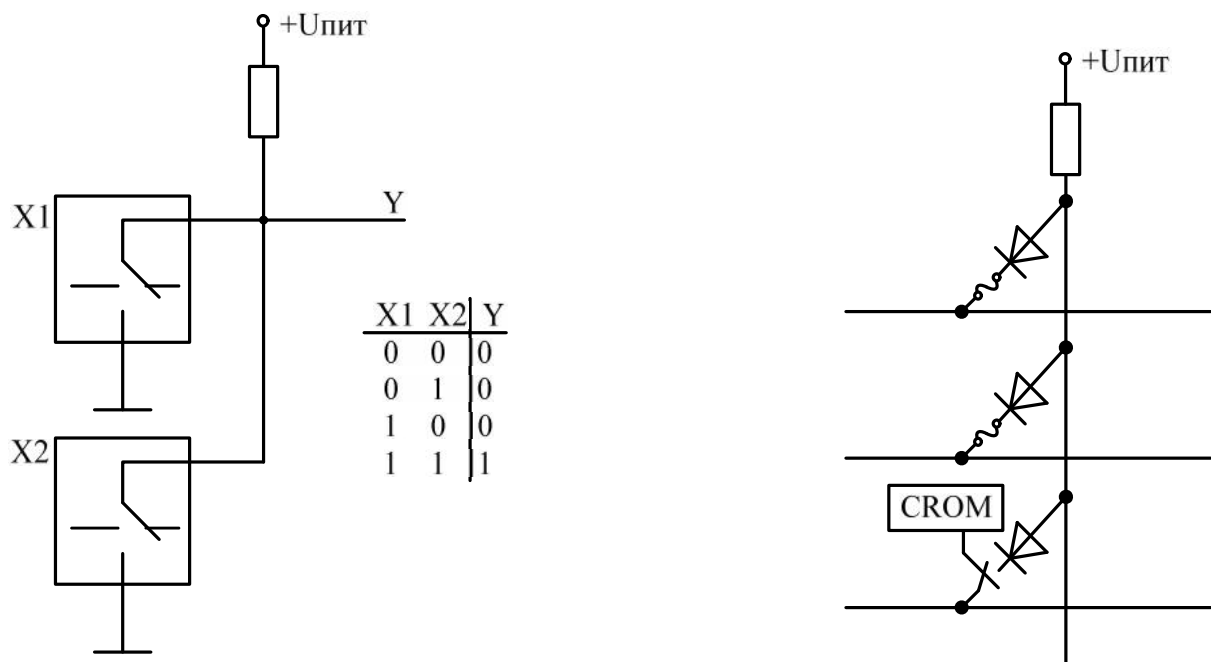
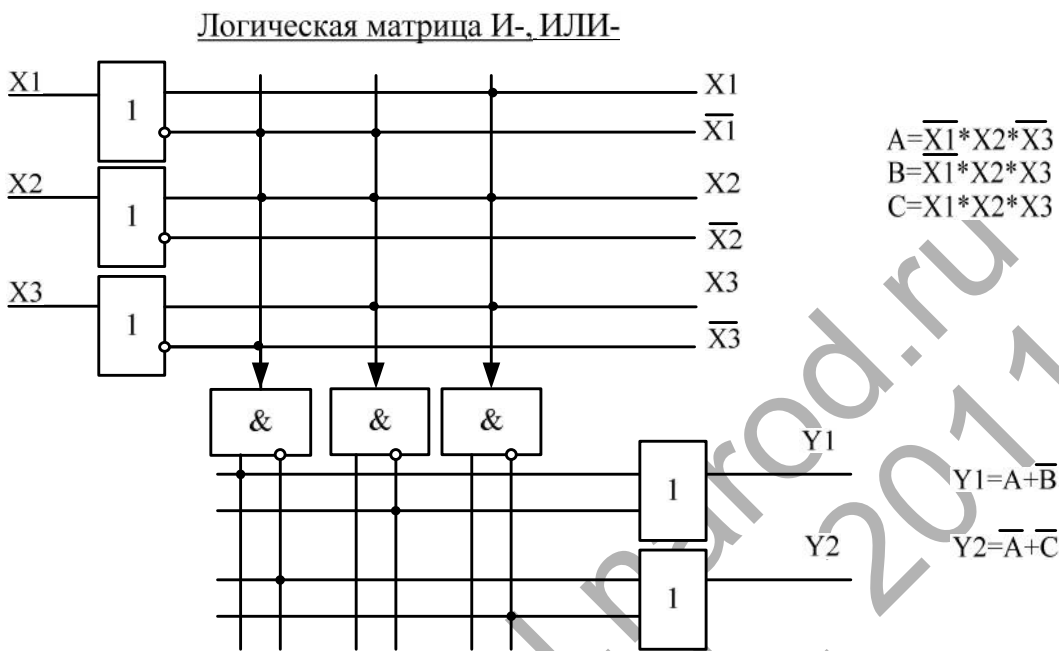


Рис. 29. Многовходовой элемент И

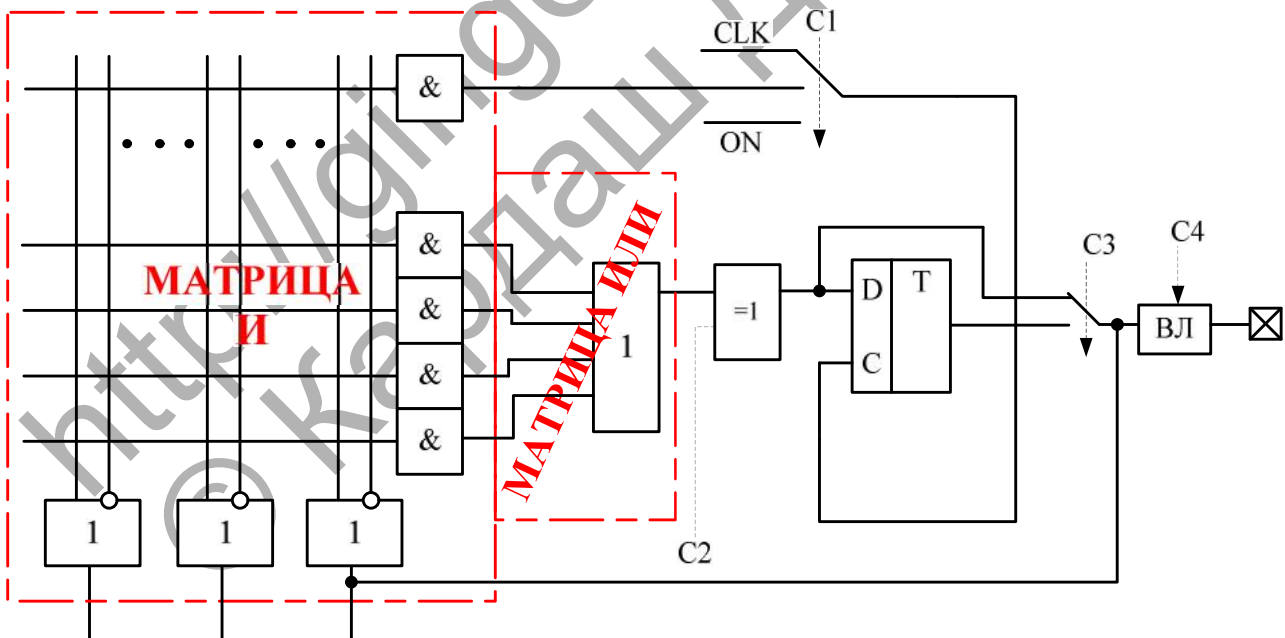




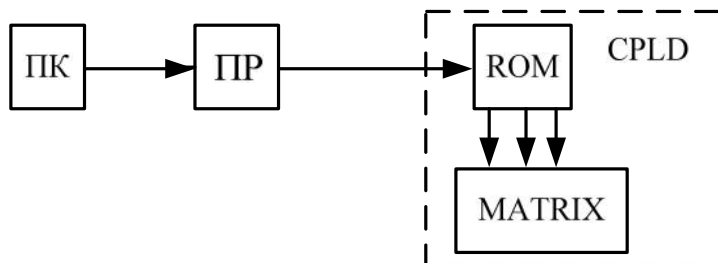
**Рис. 30. Программируемая логическая матрица «И-ИЛИ» с  
многовходовыми элементами**



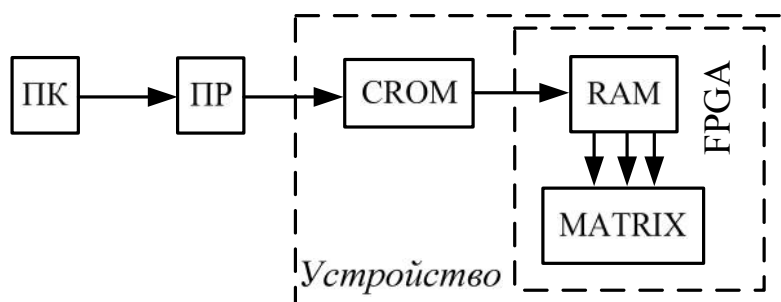
**Рис. 31. Структура макроэлемента ПЛИС CPLD**



**Рис. 32. Использование ПЛИС CPLD**



**Рис. 33. Использование ПЛИС FPGA**



**Рис. 34. Внутренний состав ПЛИС**

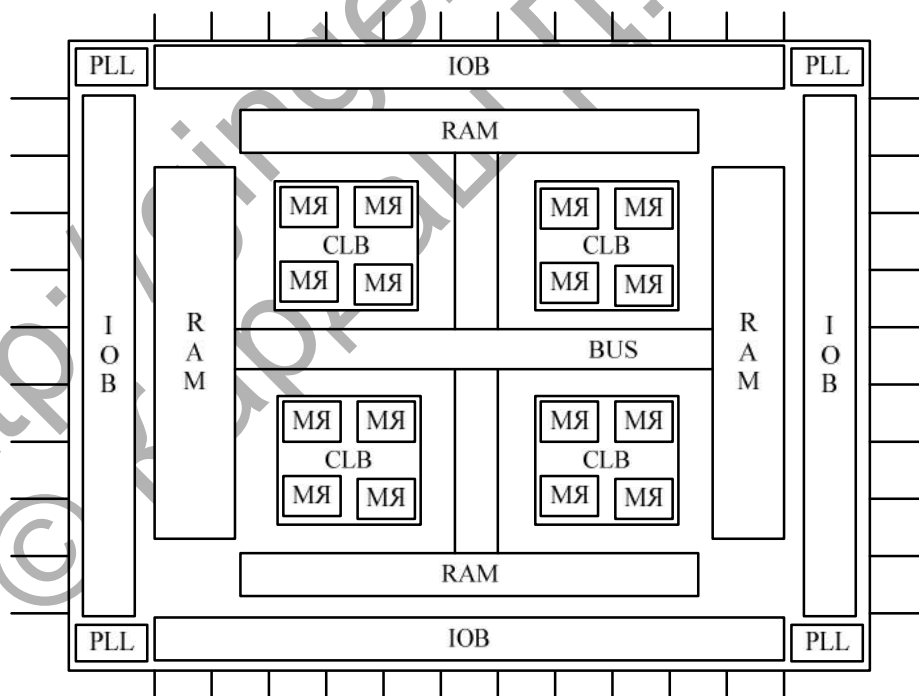


Рис. 35. Диаграмма Гайского-Кана или Y-диаграмма

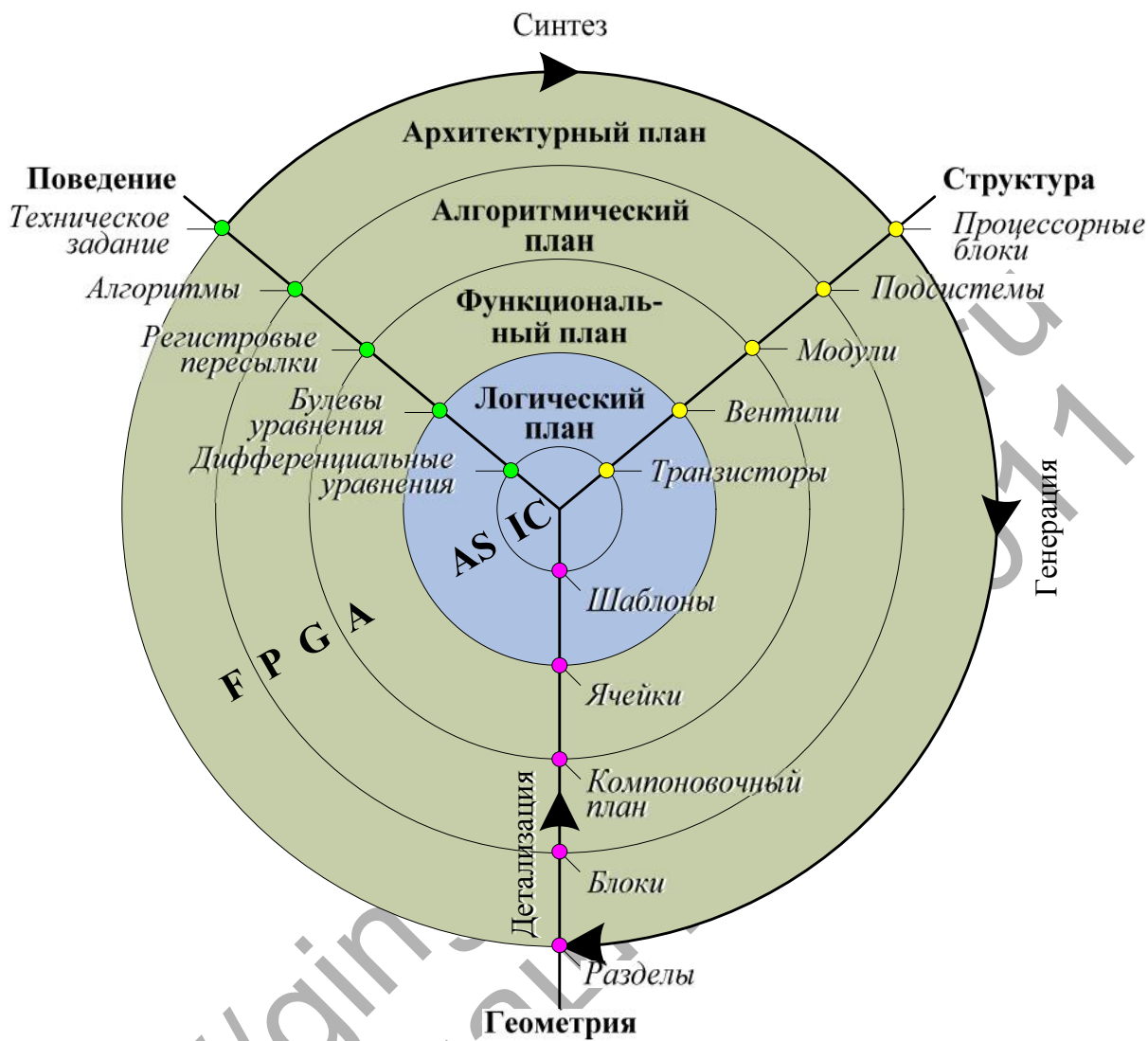


Рис. 36. Типовой маршрут проектирования конфигурации ПЛИС – I

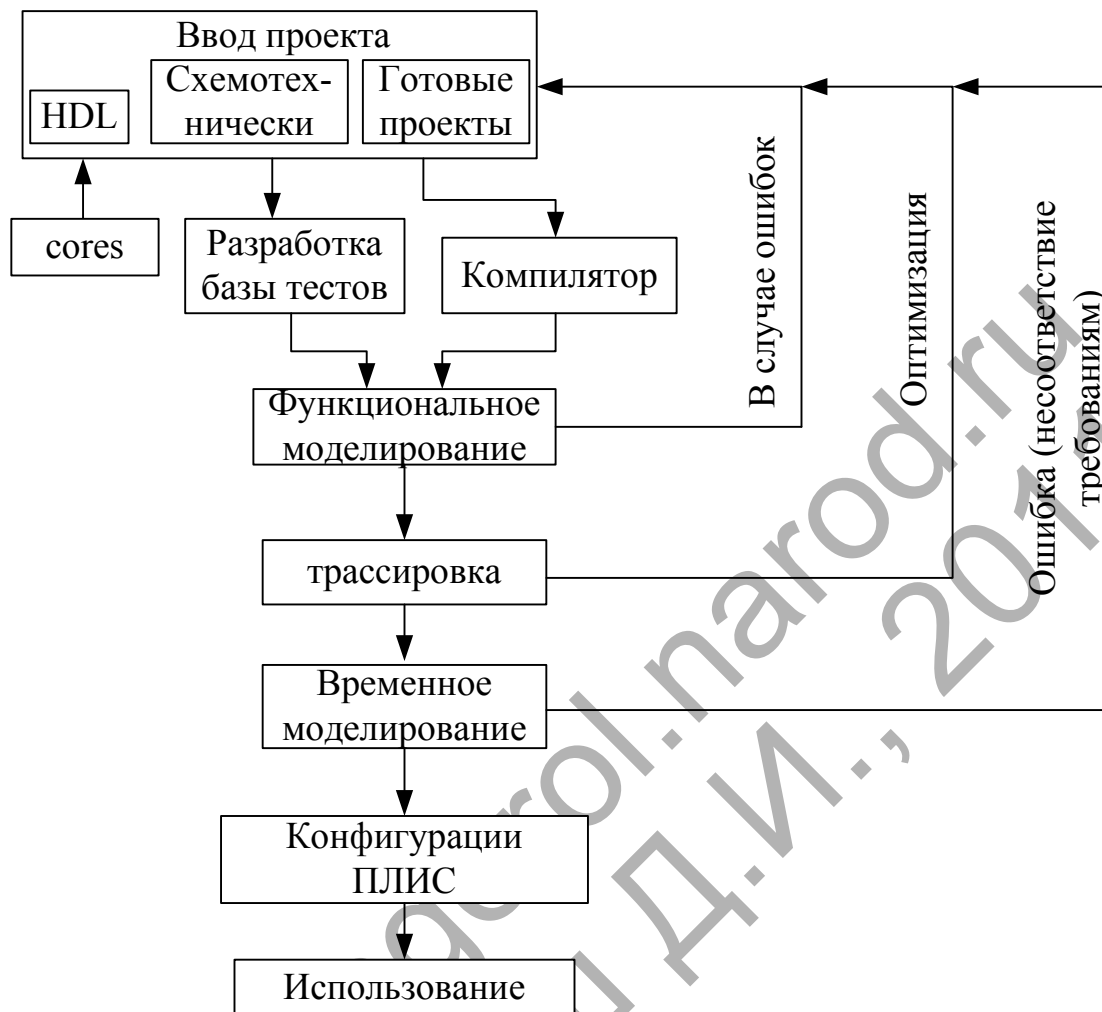
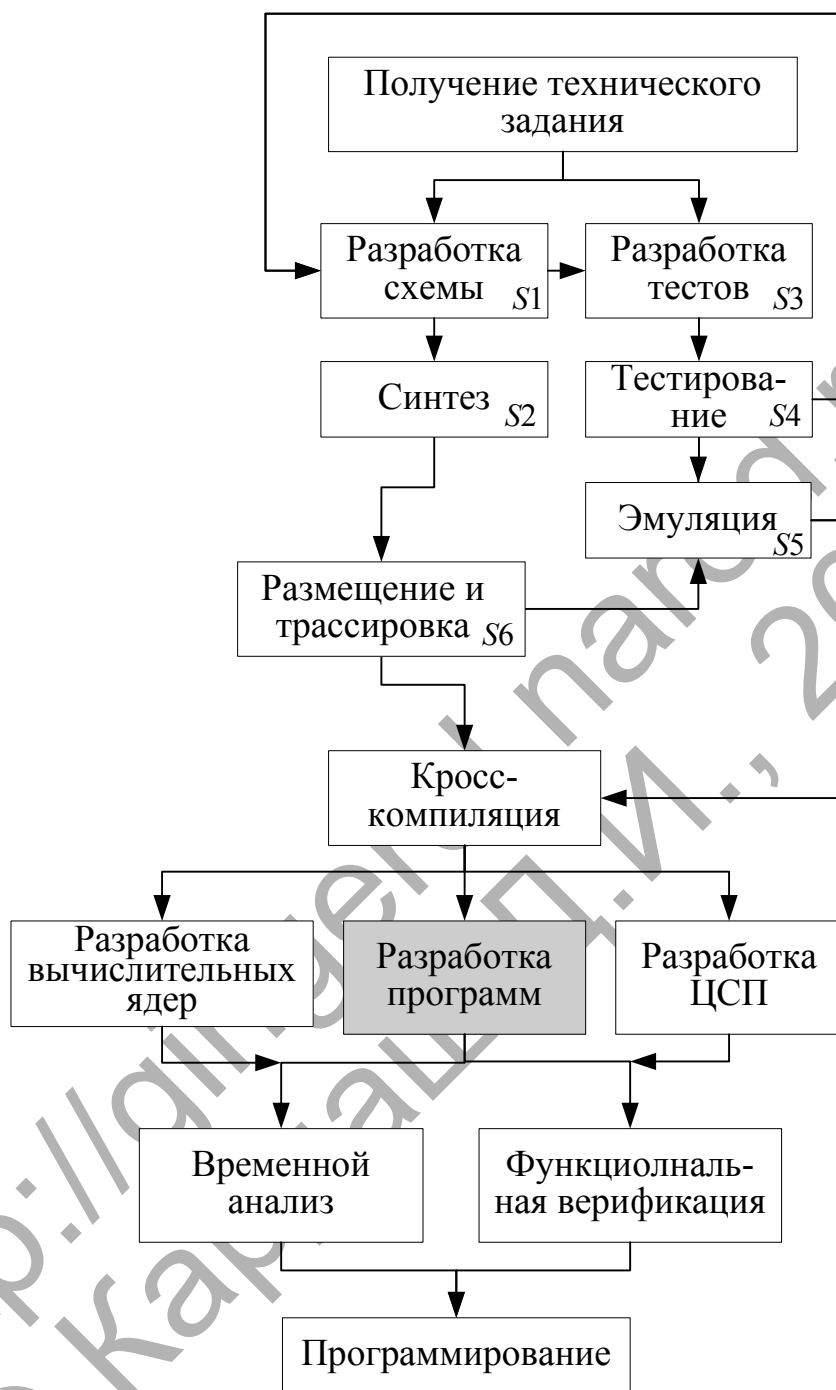
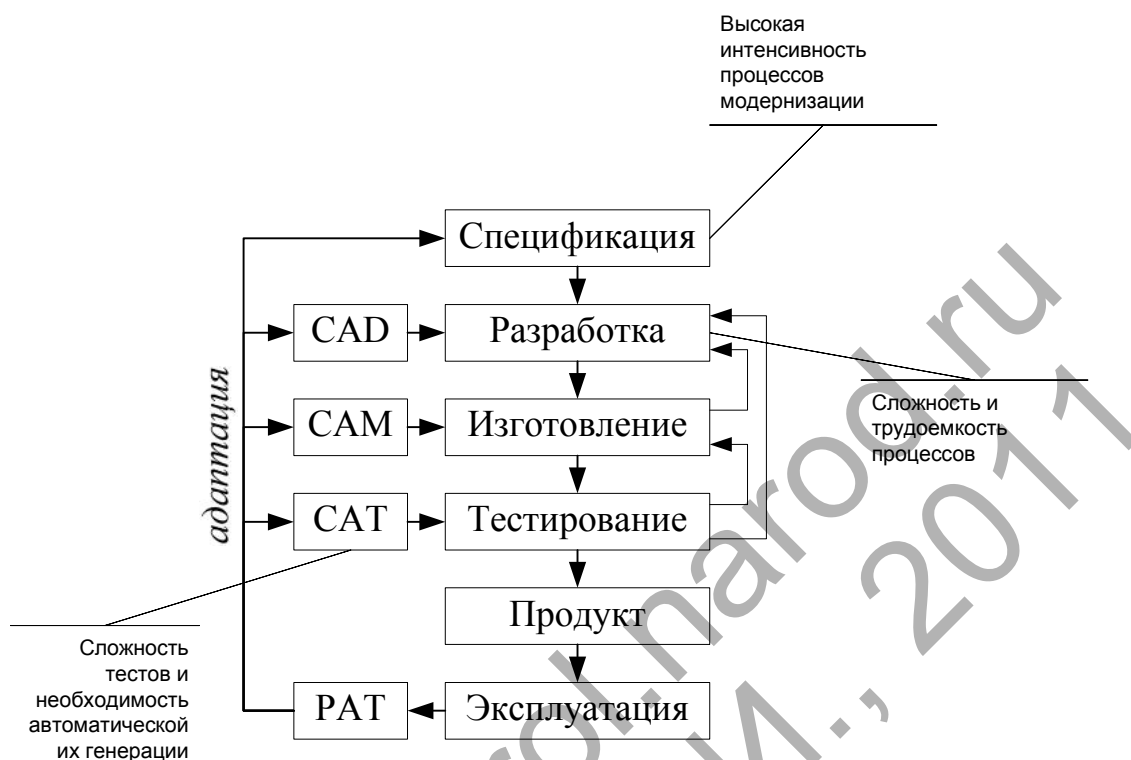


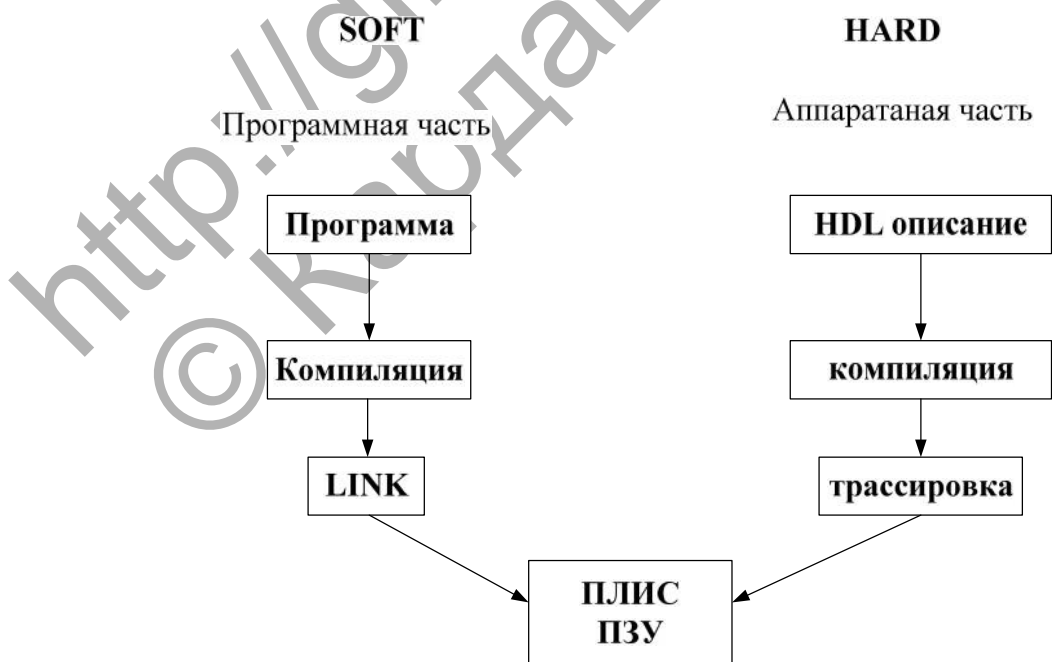
Рис. 37. Типовой маршрут проектирования конфигурации ПЛИС - II



**Рис. 38. Области инструментального ПО процесса проектирования устройств на ПЛИС**



**Рис. 39. Маршрут проектирования конфигурации ПЛИС при построении программно-управляемых устройств**



### Рис. 40. Использование IP-блоков

