

РИСУНКИ К ЛЕКЦИЯМ

«Интегрированные информационно-управляющие системы»

для специальности

090104

Комплексная защита объектов информатизации

Кардаш Д. И.

Уфа - 2011

Рис. 1. Модель последовательного жизненного цикла. Цикл Бозма.

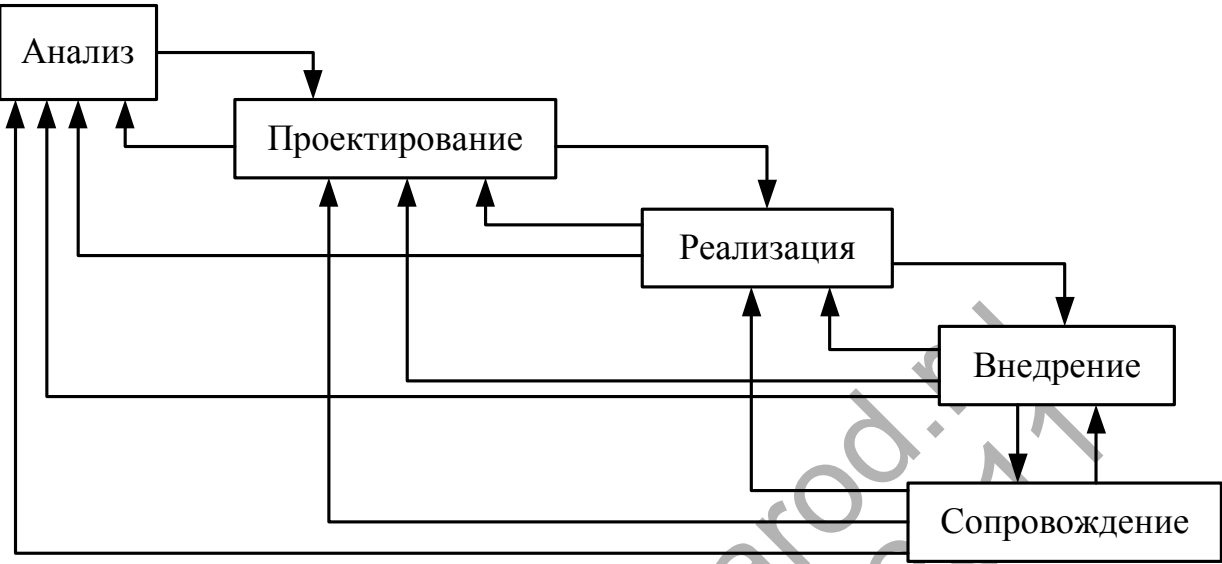


Рис. 2. Спиральная модель жизненного цикла

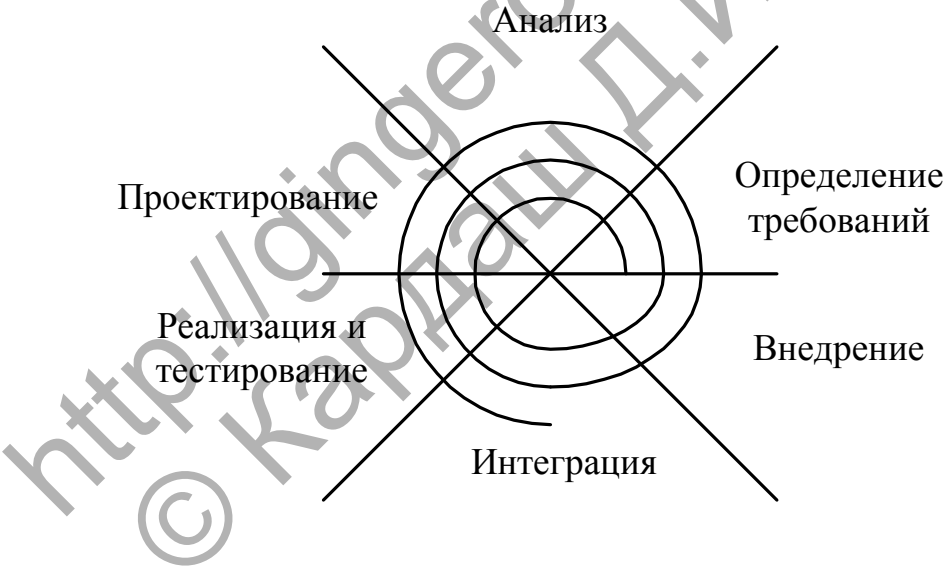


Рис. 3. Структура SCADA-системы (на примере WinCC)

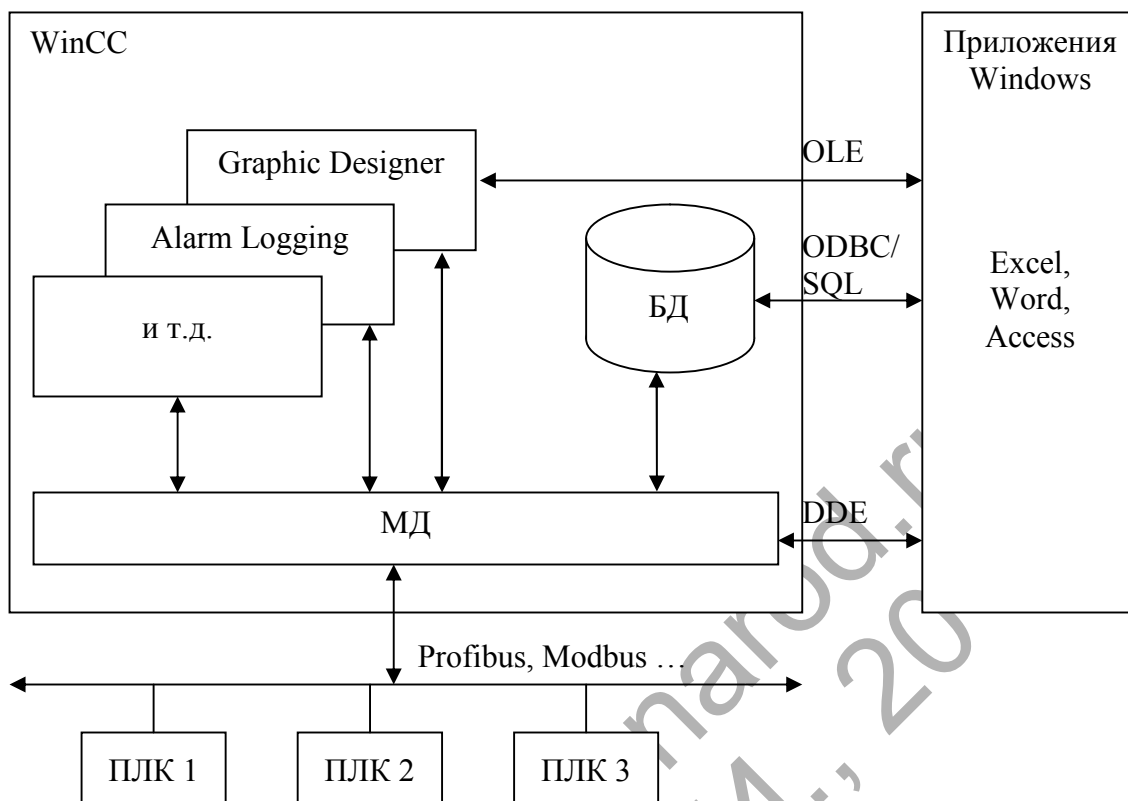
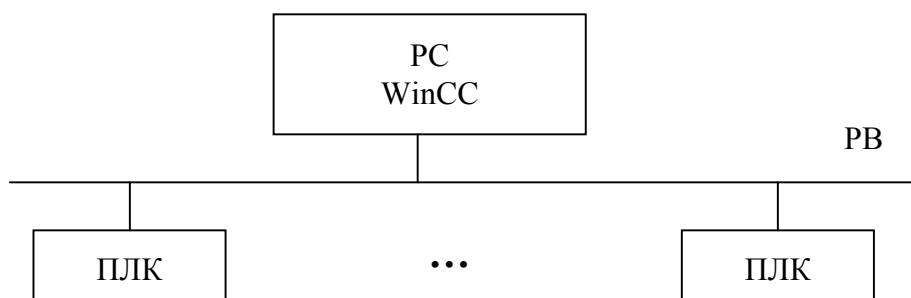


Рис. 5.9.

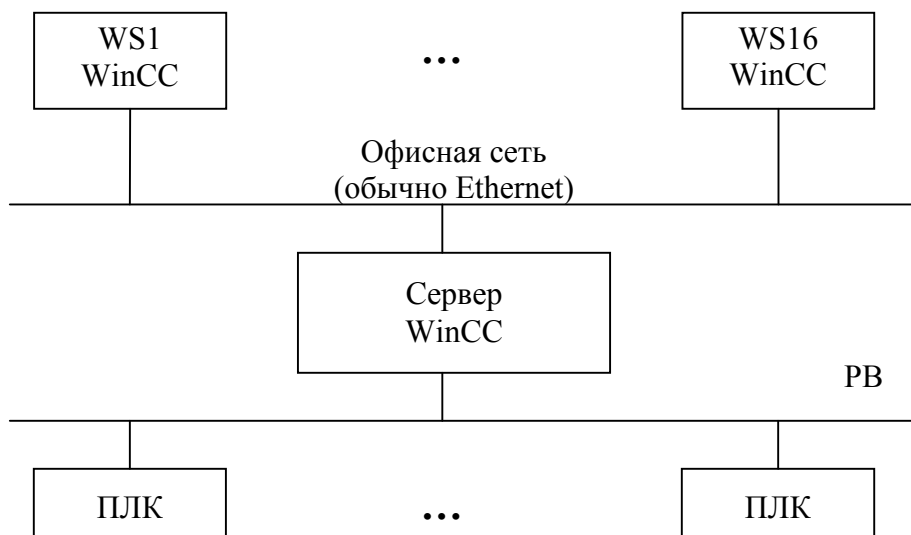
ПЛК – программируемый логический контроллер; БД – база данных;
МД – менеджер данных.

Рис. 4. Однопользовательский вариант использования WinCC



PC – персональный компьютер; PB – интерфейс ProfiBus;
ПЛК – программируемый логический контроллер.

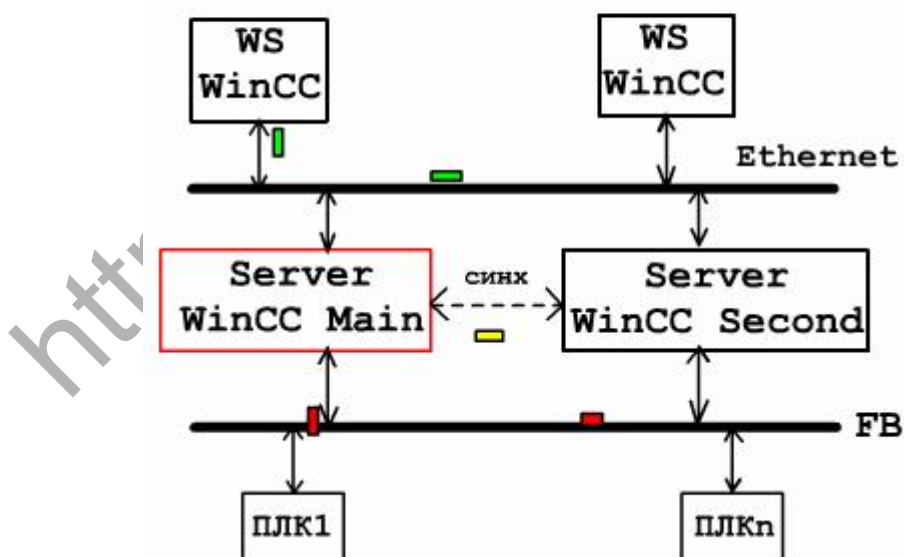
Рис. 5. Клиент-серверный вариант использования WinCC



WS – рабочая станция; ПЛК – программируемый логический контроллер.

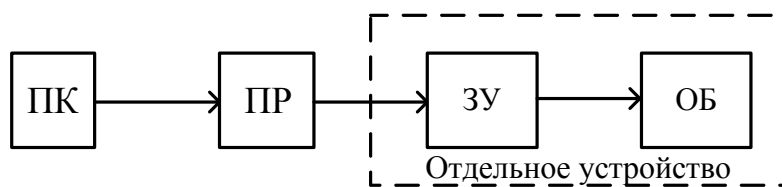
Рис. 6. Горячее резервирование сервера WinCC

- - данные от ПЛК
- - команды управления
- - информация о параметрах ТП

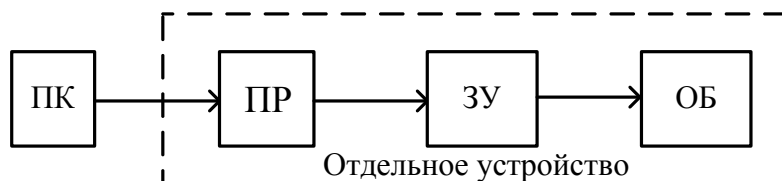


WS – рабочая станция; Serv main – основной сервер;
 Serv second – резервный сервер;
 FB – полевая шина.

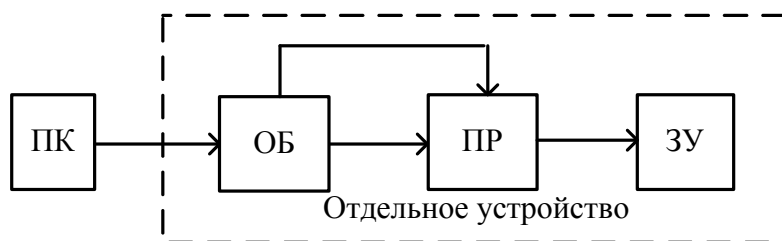
Рис. 7. Место программатора при построении систем управления



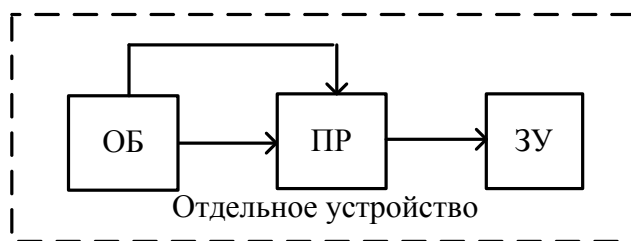
Внутрисхемное программирование



Внутрисистемное программирование



Активное программирование



Адаптивная система

Рис. 8. Программируемая логическая матрица «И-ИЛИ».

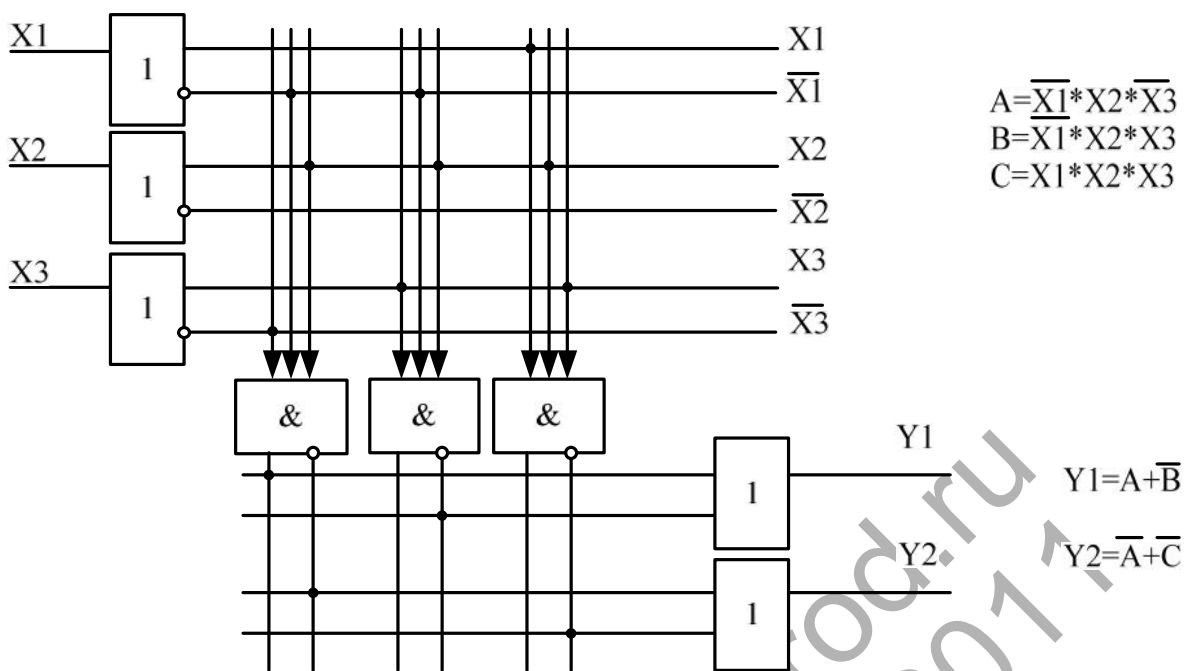
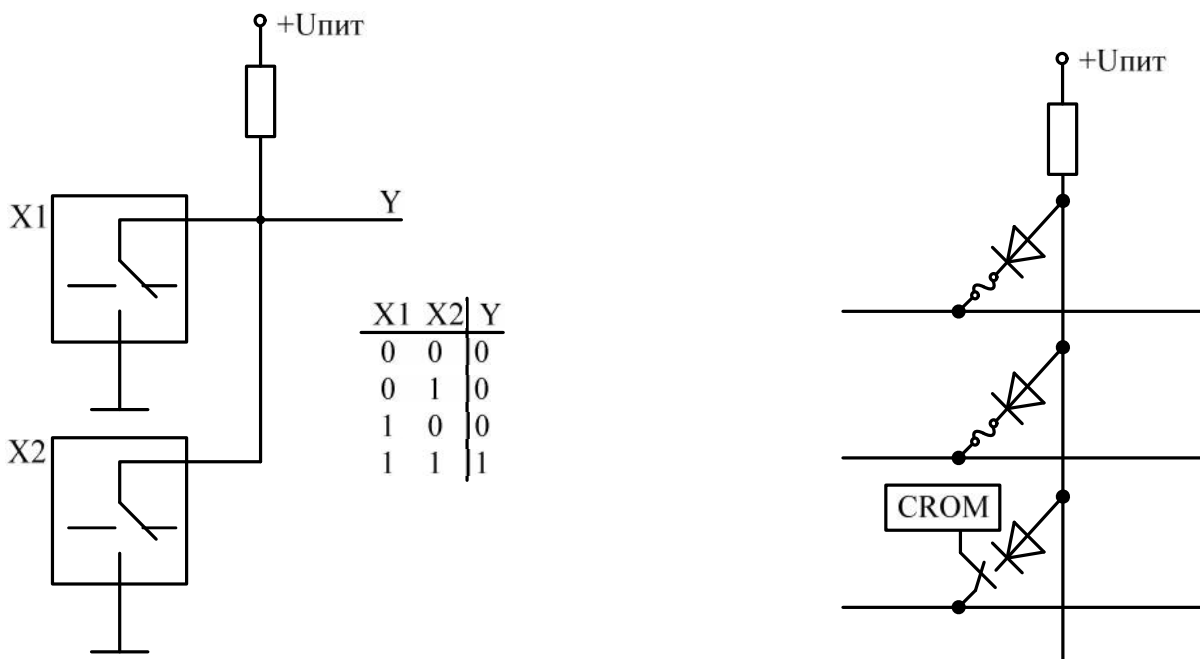


Рис. 9. Многовходовой элемент И



**Рис. 10. Программируемая логическая матрица «И-ИЛИ» с
многовходовыми элементами**

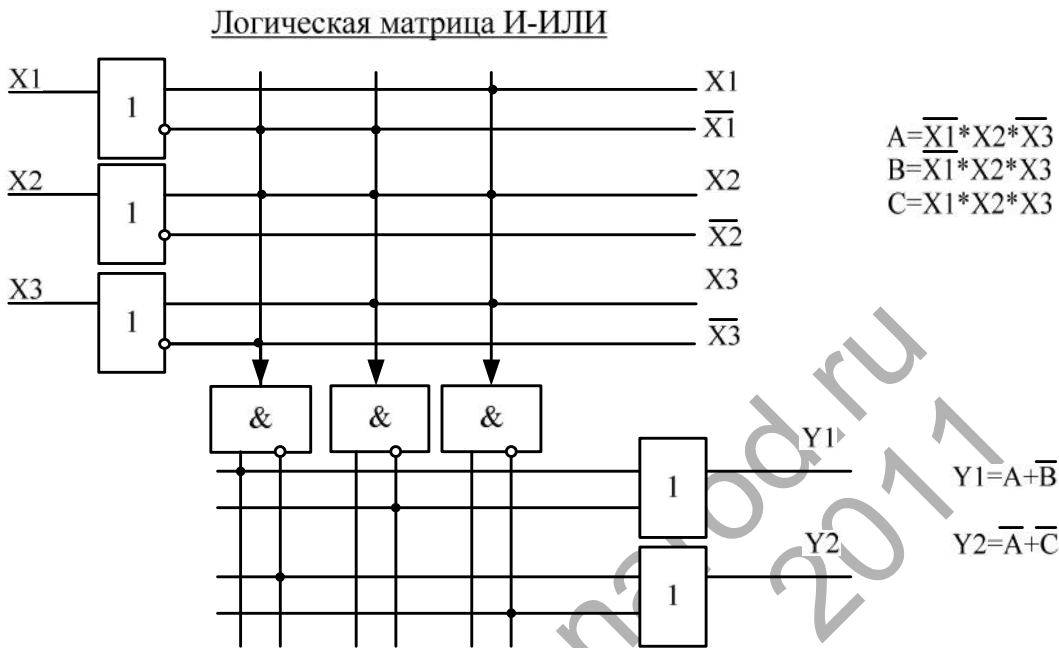


Рис. 11. Структура макроячейки ПЛИС CPLD

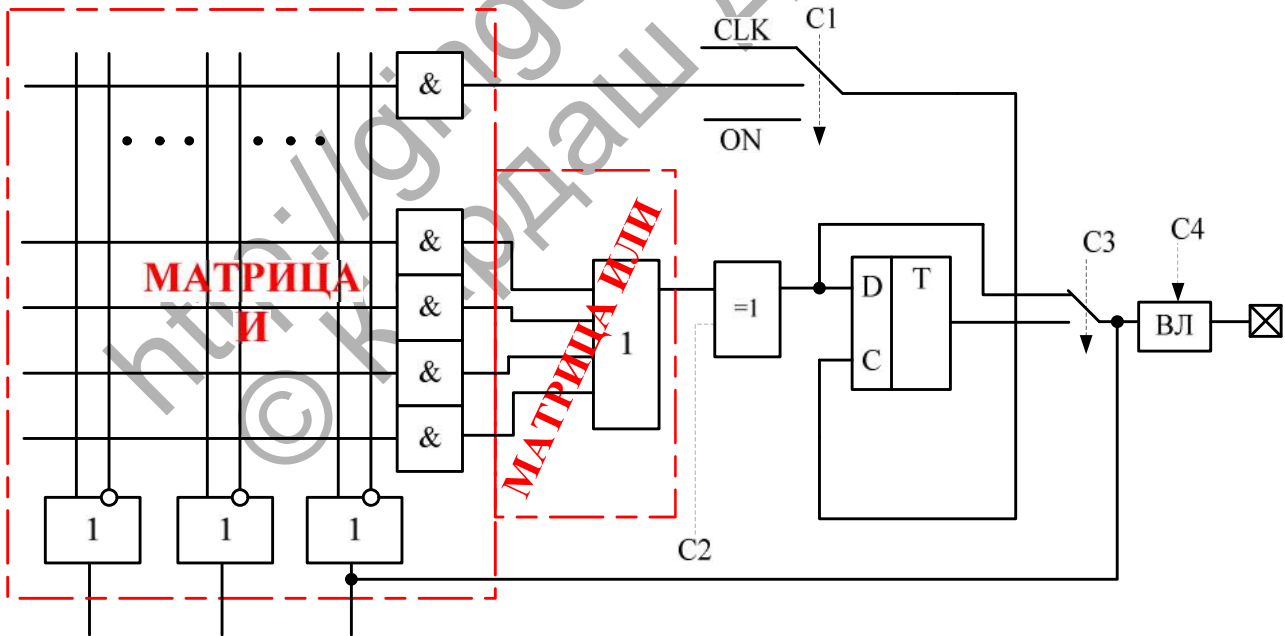


Рис. 12. Использование ПЛИС CPLD

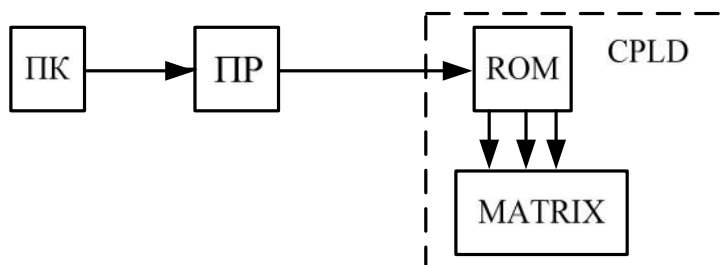


Рис. 13. Использование ПЛИС FPGA

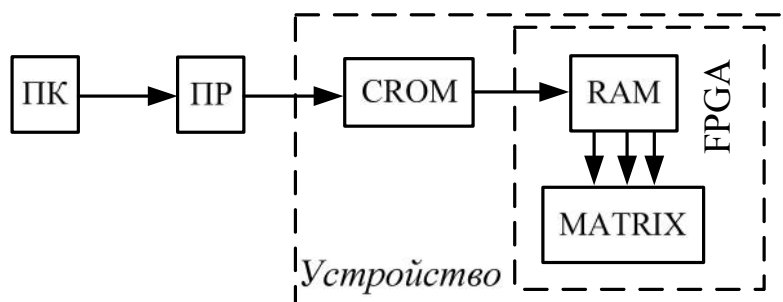


Рис. 14. Внутренний состав ПЛИС

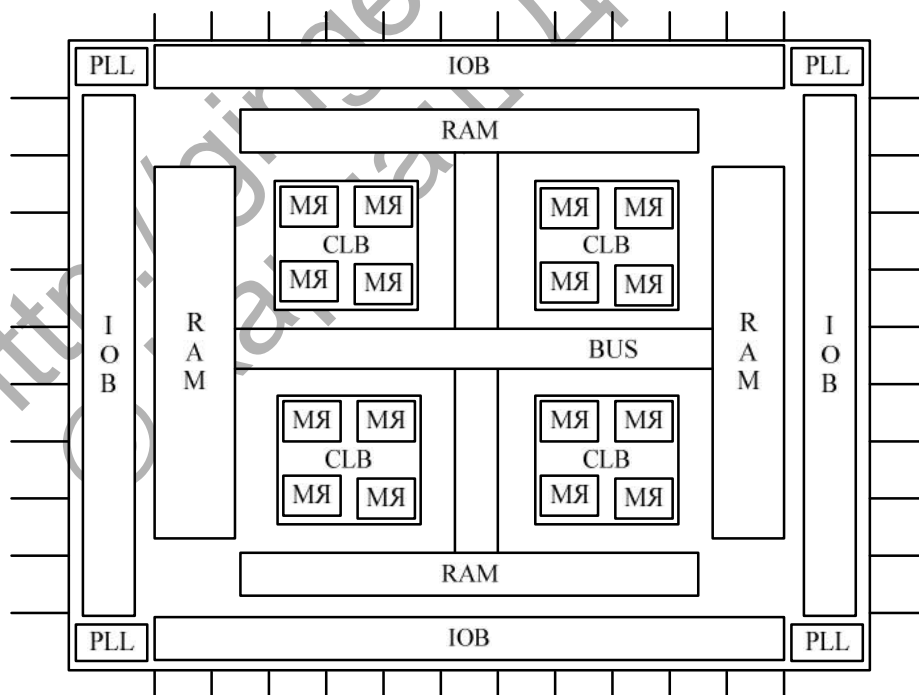


Рис. 15. Диаграмма Гайского-Кана или Y-диаграмма

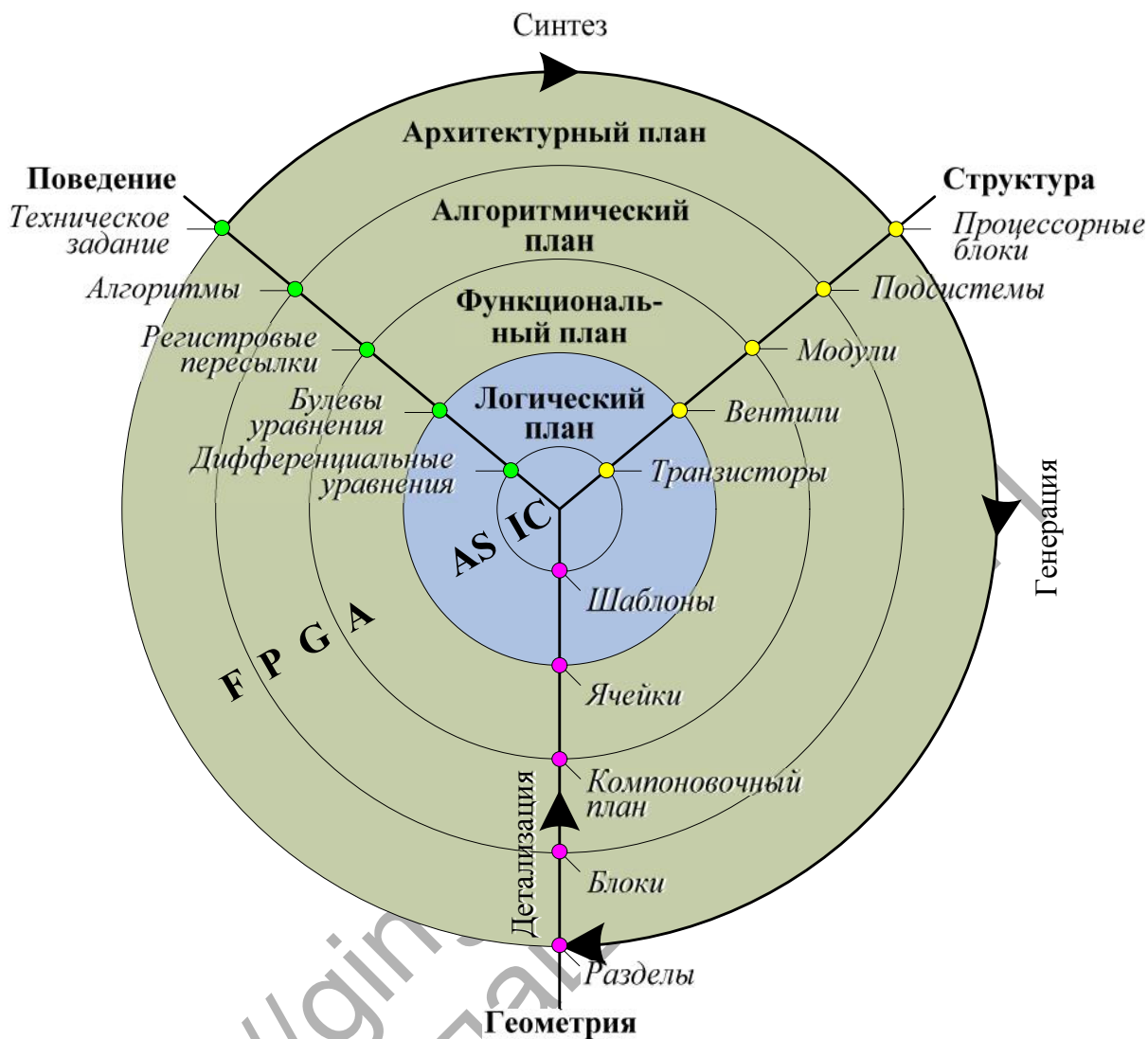


Рис. 16. Типовой маршрут проектирования конфигурации ПЛИС – I

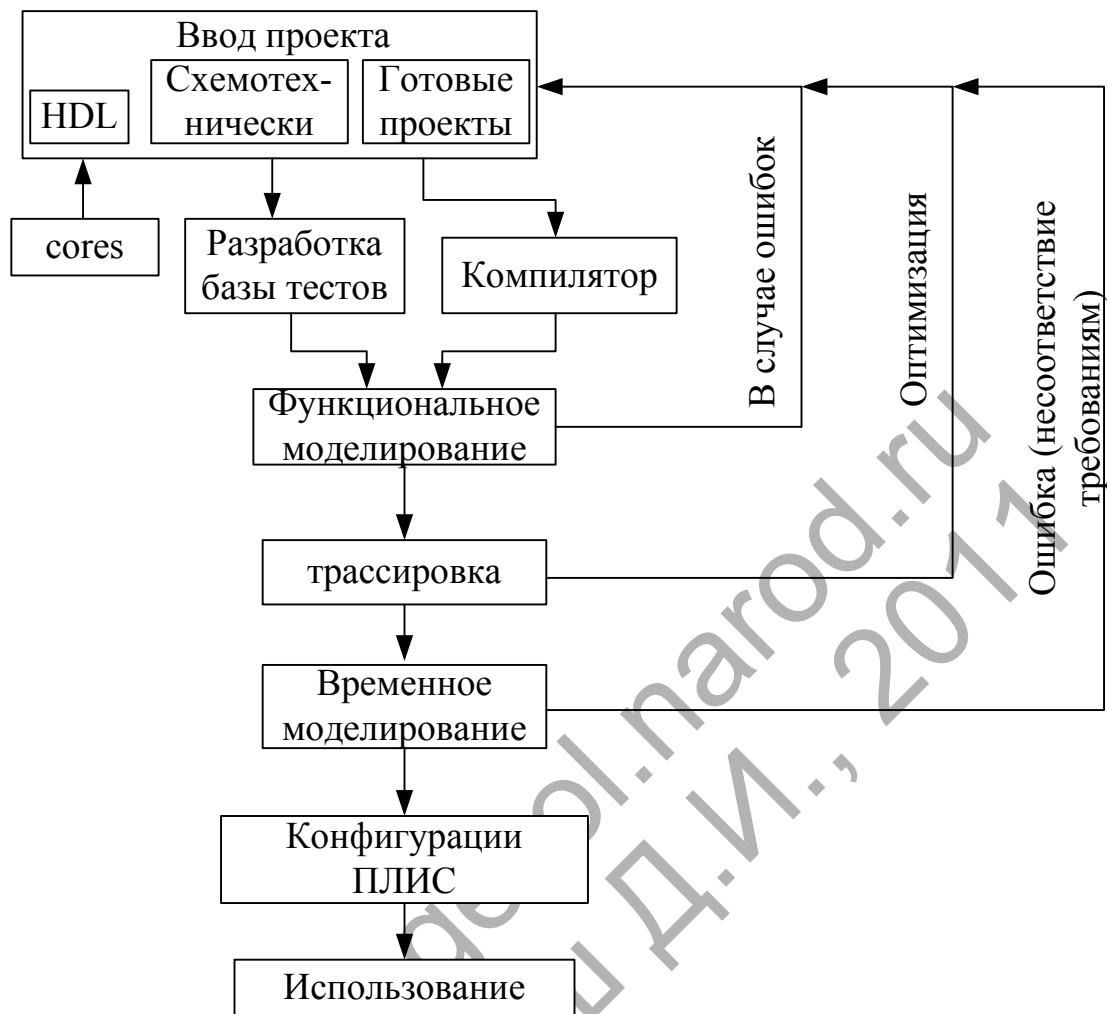


Рис. 17. Типовой маршрут проектирования конфигурации ПЛИС - II

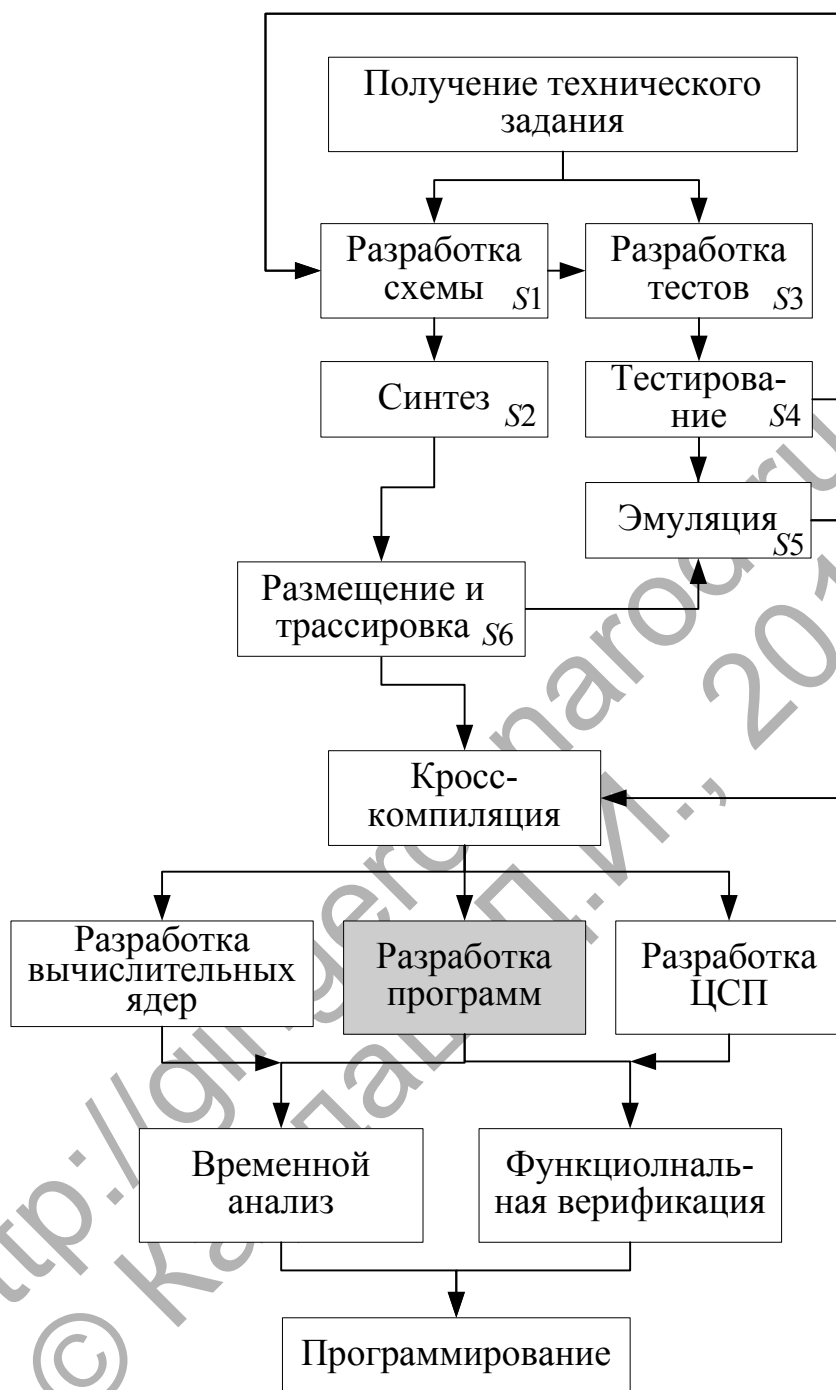


Рис. 18. Маршрут проектирования конфигурации ПЛИС при построении программно-управляемых устройств

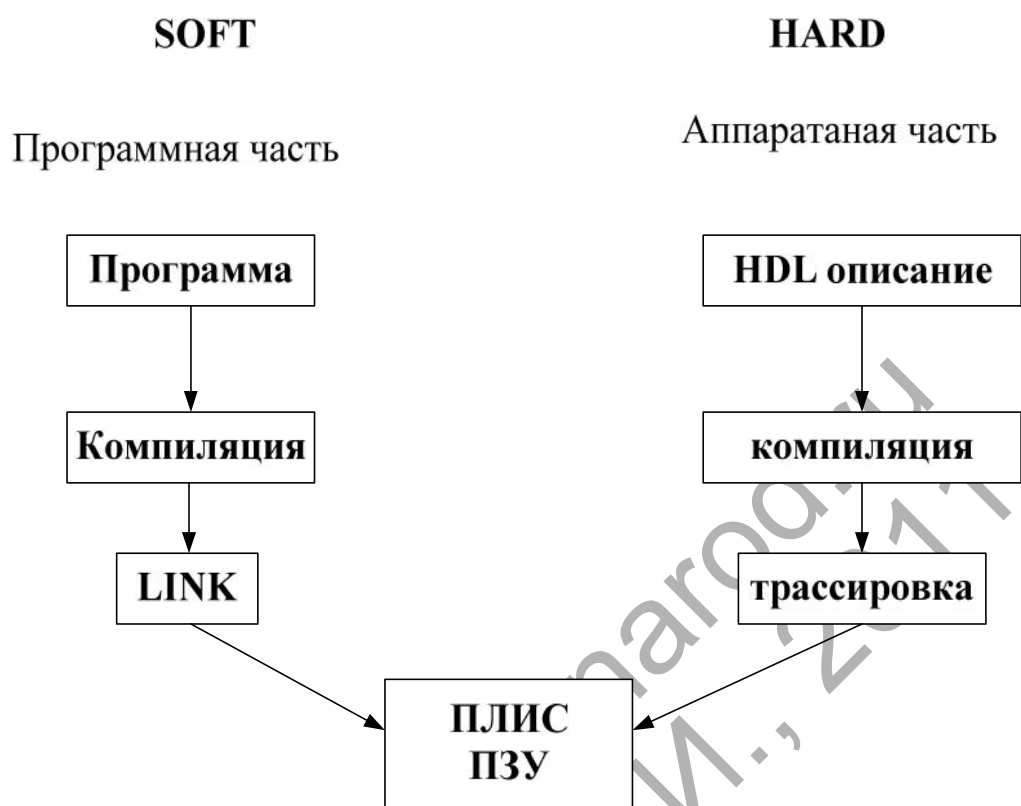


Рис. 19. Использование IP-блоков

